
	<p>Departamento de Ingeniería Electrónica Escuela Técnica Superior de Ingeniería Universidad de Sevilla Camino de los Descubrimientos, s/n 41092 Sevilla, Spain Telf.: + 34(95) 4487372 Fax.: +34(95) 4487373 E-mail: electronica@us.es</p>	
--	---	---

Entorno de simulación Hardware-In-The-Loop para estudios de tolerancia a fallos en sistemas electrónicos complejos

Tutor

Hipólito Guzmán Miranda

Co-tutor

Miguel Ángel Aguirre Echánove

Introducción



La constante evolución de las tecnologías de semiconductores y sus aplicaciones ha conseguido que muchos aspectos de nuestra calidad de vida dependan hoy día de sistemas electrónicos: teléfonos móviles, sistemas de posicionamiento local (GPS), sistemas de navegación y guiado en aviones, de cirugía no invasiva, equipos de comunicaciones, electrodomésticos, etc.

Con esta misma evolución, la miniaturización y el decrecimiento de los llamados “tamaños característicos” de los dispositivos semiconductores, el margen de éstos ante interferencias externas es cada vez más reducido. En particular, la sensibilidad a los efectos de la radiación ionizante de los circuitos electrónicos es cada vez mayor. Este problema, que siempre ha sido característico del sector Espacio, está empezando a ser considerado preocupante también, desde hace unos años, en aplicaciones Aeroespaciales, e incluso en aplicaciones terrestres a nivel del mar.

Antecedentes

Las herramientas para evaluar la tolerancia a fallos en los circuitos electrónicos tradicionalmente han considerado como criterio de fallo una comparación, ciclo a ciclo, de la salida del circuito bajo condiciones de fallo con la salida esperada. Esta comparación, si bien es una condición que detectará todos los errores posibles a la salida del circuito, no tiene en cuenta cómo el entorno se ve afectado por el fallo en el circuito. En algunos casos es posible que el fallo en el circuito pueda recuperarse por el propio circuito y entorno, dando lugar a que supuestos fallos críticos sean en realidad asumibles (por ejemplo, microprocesadores que responden el dato correcto un poco más tarde de lo esperado o errores en los bits menos significativos de salidas a convertidores D/A).

Analizar los casos en los que esto ocurre puede ayudar a los diseñadores electrónicos a insertar protecciones más eficientes en los circuitos, consiguiendo ahorros en área, consumo

	<p style="text-align: center;"> Departamento de Ingeniería Electrónica Escuela Técnica Superior de Ingeniería Universidad de Sevilla Camino de los Descubrimientos, s/n 41092 Sevilla, Spain Telf.: + 34(95) 4487372 Fax.: +34(95) 4487373 E-mail: electronica@us.es </p>	
--	---	---

de potencia, frecuencia de funcionamiento y peso de los dispositivos y componentes embarcados.

Investigadores del Grupo de Ingeniería Electrónica del Departamento de Ingeniería Electrónica de la Universidad de Sevilla, bajo la dirección del Profesor Miguel Ángel Aguirre Echánove, han desarrollado para la Agencia Espacial Europea (ESA) un sistema de evaluación de los efectos de la radiación en circuitos digitales llamado FT-Unshades2 (<http://ftu.us.es/>).

Objetivo del proyecto

El objetivo del proyecto es realizar un prototipo de una simulación mixta Hardware-In-The-Loop (HIL) para estudiar cómo afecta a un entorno complejo, modelado en Simulink, el fallo en un circuito digital. El alcance del proyecto abarca el prototipado de la comunicación hardware-software y el desarrollo de la simulación de un péndulo invertido junto con un controlador, sometido a inyección de fallos, implementado en una FPGA.

Tareas

Se propone la siguiente división en tareas del proyecto:

- Estudio de las capacidades Hardware-In-the-Loop (HIL) ofrecidas por Matlab/Simulink
- Desarrollo en VHDL (u otro lenguaje de descripción hardware) de un controlador PID para controlar un péndulo invertido
- Verificación básica por simulación del controlador implementado
- Desarrollo en Simulink del modelo físico de un péndulo invertido
- Integración del controlador, implementado en una FPGA, con el péndulo invertido en Simulink, utilizando las capacidades HIL del software
- Instrumentación del código HDL del controlador para poder inyectar errores en tiempo de ejecución en la FPGA
- Prueba del entorno de simulación completo, incluyendo la inyección de fallos
- Redacción de la memoria del trabajo

Contacto

Hipólito Guzmán Miranda
 Profesor Ayudante Doctor
 Universidad de Sevilla
 E-mail: hguzman@us.es