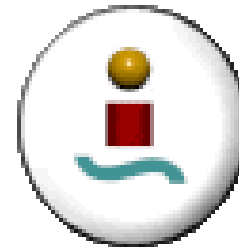


Tema 2

Procesos Tecnológicos y Reglas de Diseño (I)

Cómo los procesos de fabricación condicionan las opciones de diseño

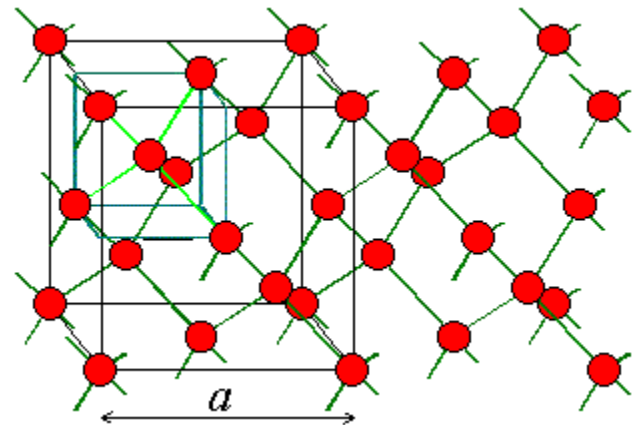


Contenidos del tema

1. Procesado de Obleas
 1. Obtención de Silicio Monocristalino
 2. Oxidación
 3. Epitaxia, deposición, implantación iónica y difusión
 4. Procesado Selectivo
2. Procesos para la creación de un inversor CMOS
 1. Proceso CMOS de pozo n
 2. Proceso CMOS de doble pozo

I. Procesado de Obleas

- Los circuitos integrados se fabrican con semiconductores
- Un semiconductores de
 - Elevada pureza
 - Estructura Cristalina perfecta



Obtención de Silicio Monocristalino

- El Si crece lentamente sobre una semilla de monocristal
- Los átomos se depositan a ritmo cuasiestático en posiciones de mínima energía
- Método Czochralskii
- Método de la zona flotante

(a) Horno

Crisol de sílice fundida (SiO_2)

Soporte de grafito

Mecanismo de rotación

Calentador

(b) Mecanismo de crecimiento del cristal

Soporte para la semilla

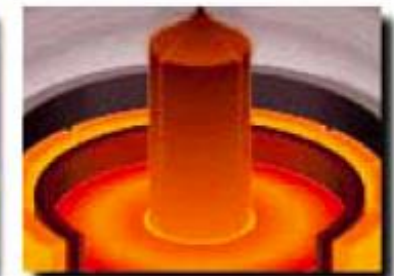
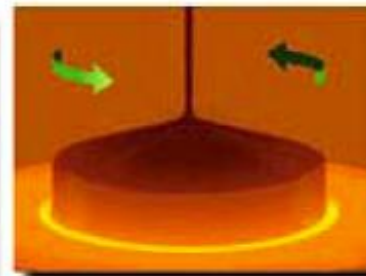
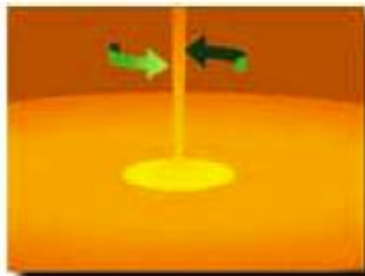
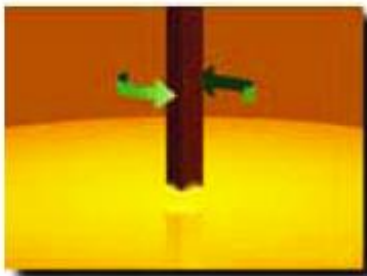
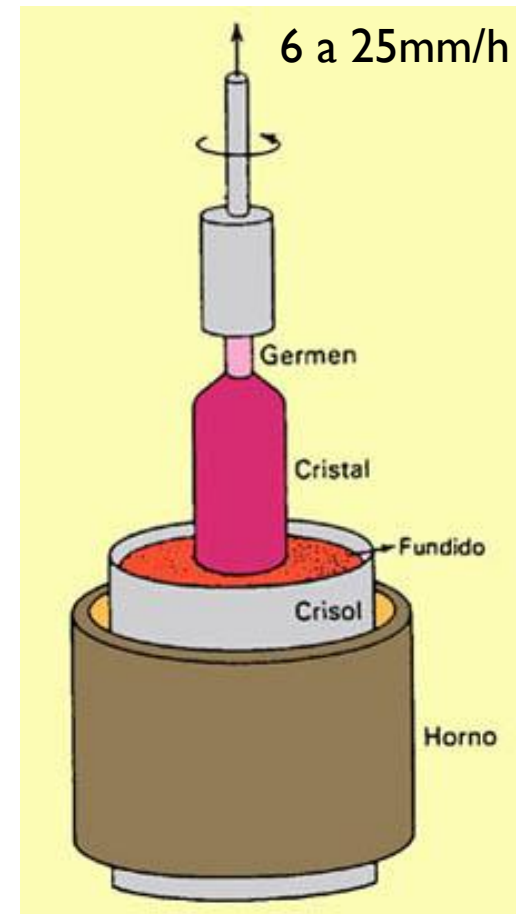
Mecanismo de rotación (sentido contrario).

(c) Mecanismo del control de ambiente

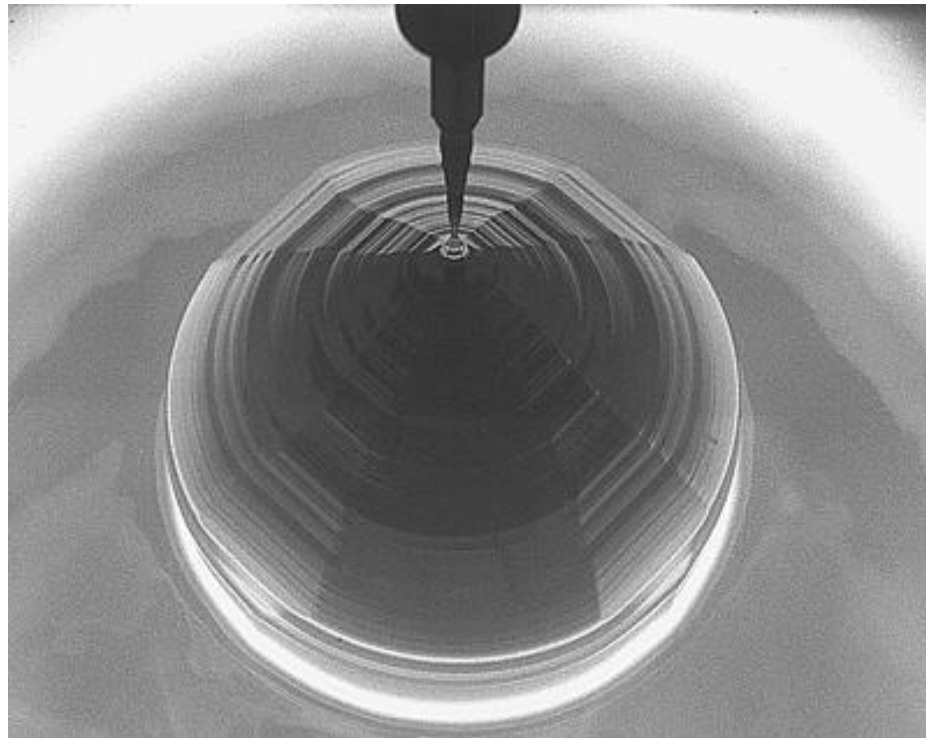
Una fuente gaseosa (argón)

Un mecanismo para controlar el flujo gaseoso

Un sistema de vaciado.

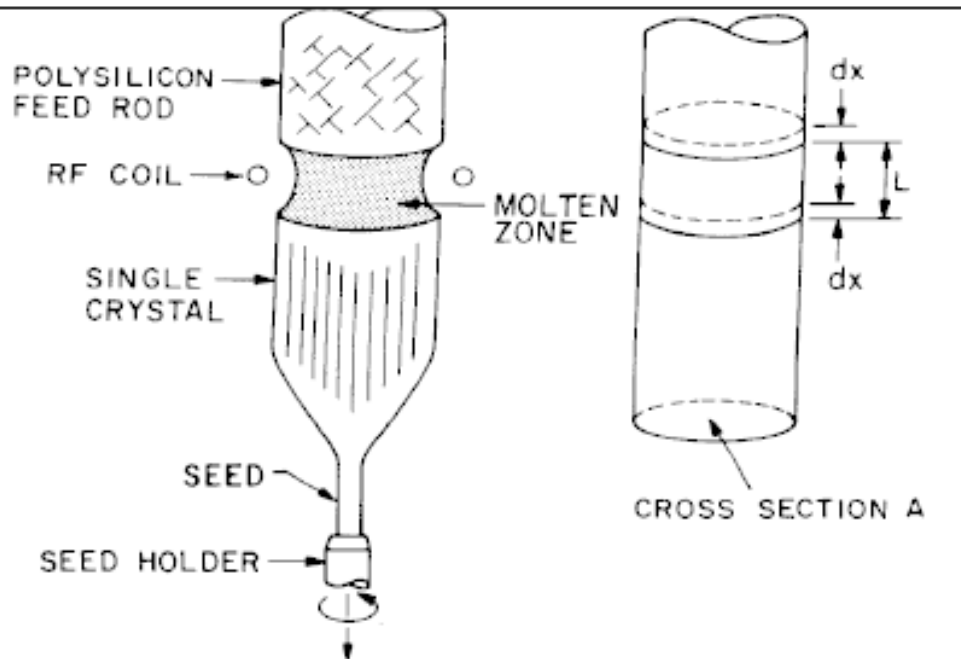


- Se obtiene un lingote de Si cuyo diámetro depende de la temperatura del proceso (1400°), la velocidad de rotación y traslación de la semilla y, finalmente de la velocidad de rotación del crisol
- Si la Sílice fundida contiene algún dopante (p ó n) se produce un efecto de *segregación*

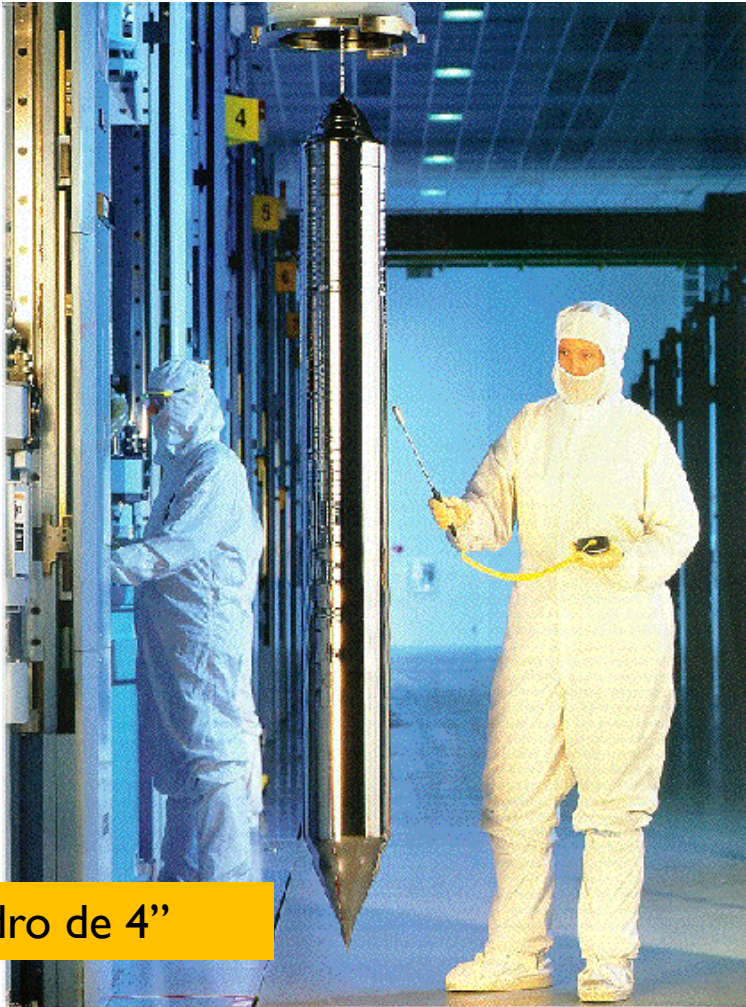


Método de Zona Flotante

- El proceso parte de un cilindro de silicio policristalino
- Se sostiene verticalmente y se conecta uno de sus extremos a la semilla
- Una pequeña zona del cristal se funde mediante un calentador por radio frecuencia que se desplaza a lo largo de todo el cristal desde la semilla
- El Si fundido es retenido por la tensión superficial entre ambas caras del Si sólido
- Cuando la zona flotante se desplaza hacia arriba, el silicio monocristalino se solidifica en el extremo inferior de la zona flotante y crece como una extensión de la semilla



El resultado...



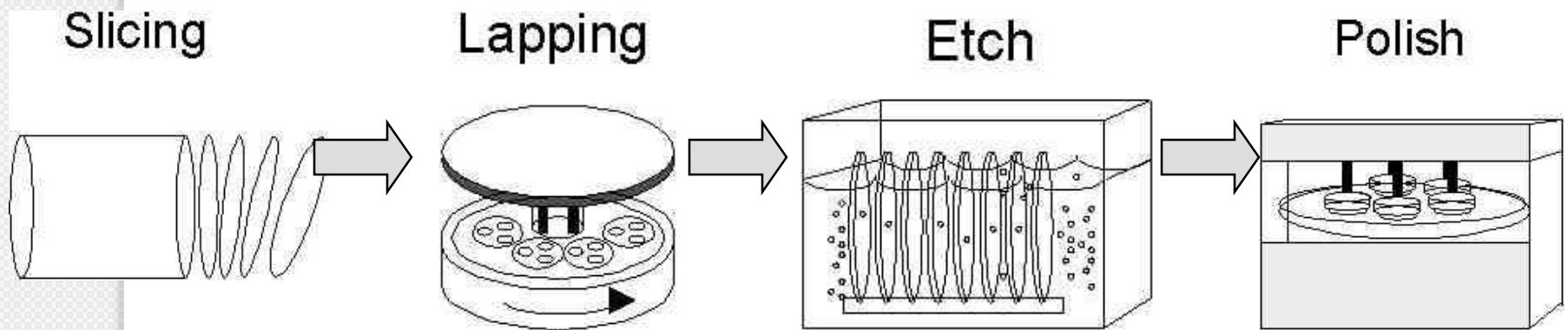
Cilindro de 4"



Cilindro de 12"

El diámetro del cilindro es especialmente importante en el desarrollo tecnológico

- Los lingotes de silicio se cortan con sierras de diamante en finas obleas de 1mm de espesor.
- Se quitan las obleas defectuosas detectando defectos estructurales.
- Se someten a ciertos procesos químicos para eliminar pequeños defectos en las estructuras cristalinas.
- El pulido final permite que el acabado sea el de una superficie especular de las obleas.
- La resistividad del material no dopado debe ser $>10^7$ ohm cm

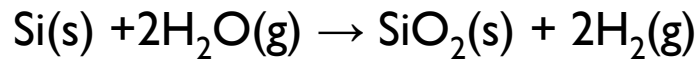


1.2 Oxidación

Dos tipos de oxidación: Seca y húmeda

Oxidación Húmeda (f_{ox})

Se introduce vapor de agua en el horno a 850°



Es mucho mas rápida y se utiliza para crear óxidos gruesos

Oxidación seca (t_{ox})

Se introduce gas de oxígeno puro a 1100°

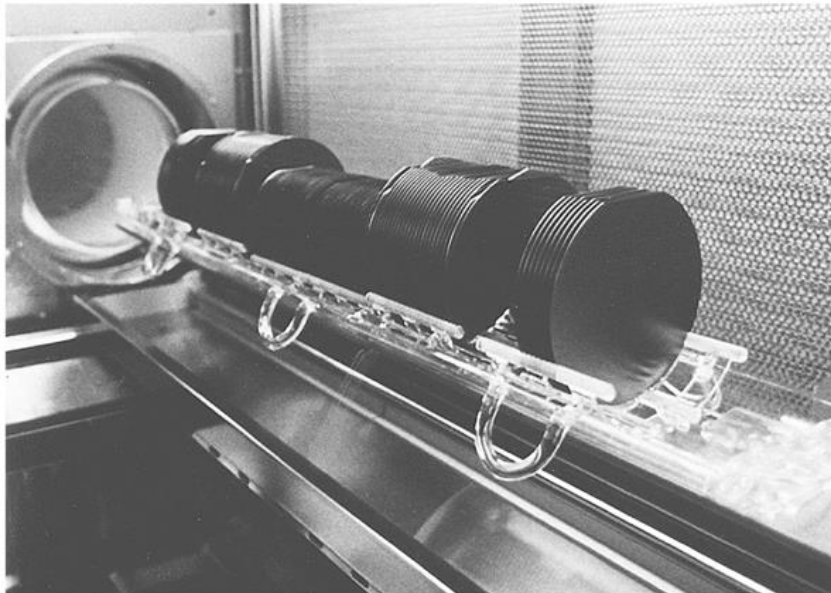


Se consiguen óxidos de mayor calidad pero es más lenta

Esta técnica no es apropiada para la creación de óxidos gruesos ya que se puede producir una redistribución de las impurezas introducidas en los anteriores procesos

Tipos de Hornos

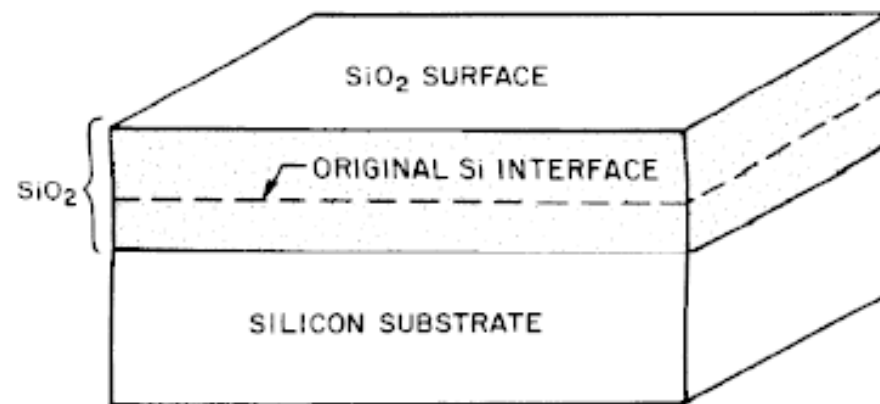
Horno horizontal



Horno vertical



- Hay consumo de Si
- Por cada micra de óxido crecido se consume 0,44 micras de Si.
- El espesor crece con el tiempo de proceso.
 - Espesor pequeño -> Crecimiento lineal con t
 - Espesor grueso -> Crecimiento raíz cuadrada de t



Local Oxidation of Silicon (LOCOS)

- **LOCOS: oxidación localizada del silicio utilizando nitruro de silicio como una máscara frente a la oxidación térmica.**
- **La técnica de oxidación local permite el crecimiento selectivo para crecimiento de óxido grueso.**
- **Los procesos CMOS y BiCMOS emplean la técnica LOCOS para crear aislamientos en zonas inactivas de la oblea.**

1.3 Difusión, Epitaxia, Deposición, Implantación iónica

- Son técnicas para obtener estructuras electrónicas sobre la superficie del semiconductor.
- Durante el proceso de fabricación pueden utilizarse una o varias veces



- **DIFUSIÓN:** Inserción de un material sobre otro. Se utiliza para la inserción de dopantes de manera controlada
- **EPITAXIA:** Crecimiento de nuevo material en la superficie del Semiconductor, manteniendo la estructura cristalina.
- **DEPOSICIÓN:** Creación de capas de materiales no semiconductores.
- **IMPLANTACIÓN IÓNICA:** Inserción de impurezas, iones en el interior del semiconductor de manera controlada.

DIFUSIÓN

Se colocan las obleas en el interior de un horno a través del cual se hace pasar un gas inerte que contenga el dopante deseado.

T entre 800° y 1200° C

Para Si tipo P el dopante más usual es el Boro y para tipo N se usa el Arsénico y Fósforo.

Tienen una alta solubilidad en silicio en el rango de temperatura de difusión.

Se puede distinguir entre dos formas al realizar la difusión:

- a) **Con fuente ilimitada:** cuando se mantiene la misma concentración de impurezas durante el proceso
- b) **Con fuente limitada:** se parte de una concentración inicial y no se añaden mas dopantes

Normalmente se usan los dos métodos uno seguido del otro.

La profundidad de la difusión dependerá del tiempo y de la temperatura.

La concentración de dopante disminuye monótonamente a medida que se aleja de la superficie.

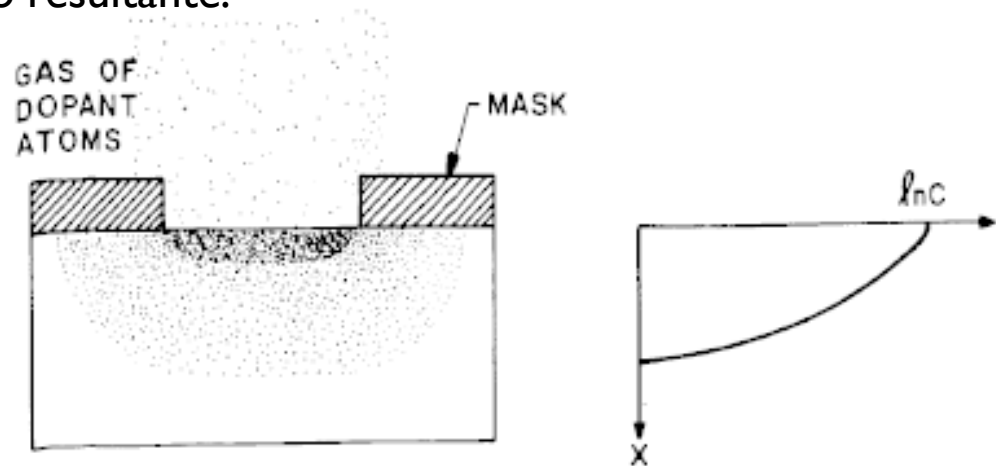
La técnica de difusión tiene el problema de que las impureza se difunden lateralmente

Ecuación de la ley de crecimiento:

$$\frac{\delta N(x,t)}{\delta t} = \frac{\delta^2 N(x,t)}{\delta x^2}$$

Perfil gaussiano resultante:

Difusión:



- Las concentraciones no son uniformes
- Hay difusión lateral

IMPLANTACIÓN IÓNICA

Se ionizan las impurezas.

Mediante campos eléctricos se aceleran y adquieren alta energía

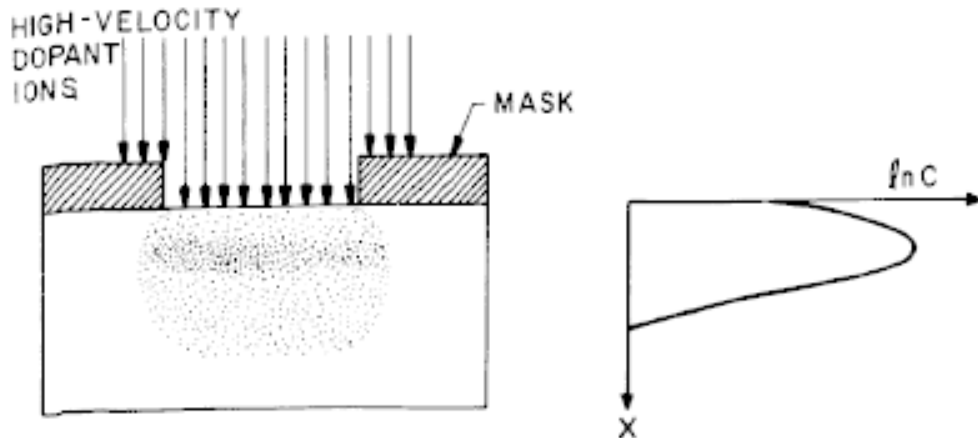
Mediante el bombardeo, se introducen en el Si con el ángulo adecuado

Annealing: se somete la oblea a un ciclo de recocido y enfriamiento para reordenar al estructura

Mejor control de la difusiones en profundidad y dopado

Control de voltaje umbral (Tecnología MOS)

Implantación
Iónica:



DEPOSICIÓN

Se puede depositar diferentes tipos de material como **óxidos, polisilicio, metal** y **semiconductor** con estructura cristalina (en este caso el proceso se llama epitaxia)

Podemos distinguir entre dos tipos de deposición según se produzca en el proceso una reacción química o física

1) Chemical vapour deposition (CVD)

- Atmospheric pressure CVD
- Low-pressure CVD
- Plasma-enhanced CVD

2) Physical vapour deposition (PVD)

- Evaporation technology
- Sputtering
- Molecular Beam Epitaxy (MBE)

Las técnicas de CVD se suelen usar para depositar aislante y polisilicio

La técnica de CVD y MBE para depositar semiconductores cristalinos (Epitaxia)

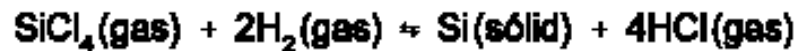
Las técnicas Físicas de evaporación y Sputtering para metalizaciones

Chemical vapour deposition (CVD)

Creación de una capa de Si

Las obleas de silicio se introducen en un recipiente sobre un soporte de grafito,

En el recipiente se introduce la fuente gaseosa, típicamente tetracloruro de silicio (SiCl_4) y se calienta todo a una temperatura de $1200\text{ }^\circ\text{C}$, dándose la reacción:



Pero además se produce también la reacción siguiente:



Si la concentración de tetracloruro de silicio (SiCl_4) es demasiado elevada, predominará la segunda reacción, por lo que se producirá una eliminación de silicio del substrato en vez del crecimiento de la capa epitaxial.

Impurificación (adición de dopantes)

Dos métodos: Difusión e implantación iónica

Difusión

Se colocan las obleas en el interior de un horno a través del cual se hace pasar un gas inerte que contenga el dopante deseado.

T entre 800° y 1200° C

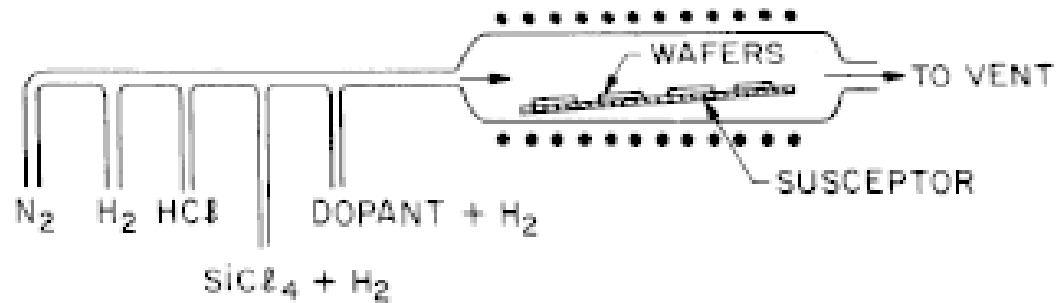
Para Si tipo P el dopante más usual es el Boro y para tipo N se usa el Arsénico y Fósforo.

Tienen una alta solubilidad en silicio en el rango de temperatura de difusión.

Se puede distinguir entre dos formas al realizar la difusión:

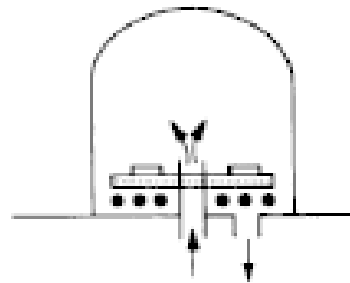
La capa epitaxial puede crecerse con un cierto dopado. El dopante se introduce a la vez que el SiCl_4 en la mezcla gaseosa. Como dopante tipo p se utiliza el diborano (B_2Cl_4), mientras que la arsina (AsH_3) y la fosfina (PH_3) se utilizan como dopantes tipo n.

Distintos tipos de hornos

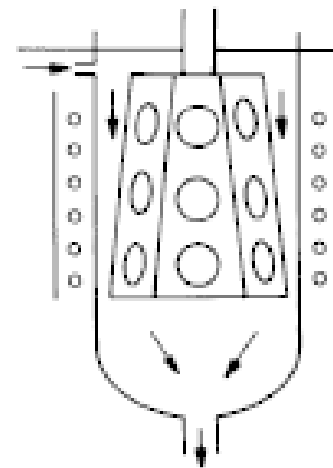


(a)

- GAS FLOW
- RF HEATING
- RADIANT HEATING



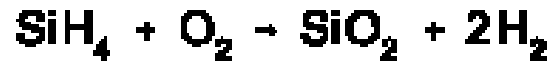
(b)



(c)

Creación de una capa de óxido

A bajas t (300 a 500 °C) las películas se forman al reaccionar silano y oxígeno.



A altas t (900 °C) al reaccionar diclorosilano, SiCl_2H_2 con óxido nitroso a bajas presiones:



a medida que mayor es la temperatura mejor es la calidad del óxido

Creación de una capa de polisilicio

se utiliza un reactor LPCVD a una temperatura entre 600 y 650° C donde se produce la pirólisis del silano:

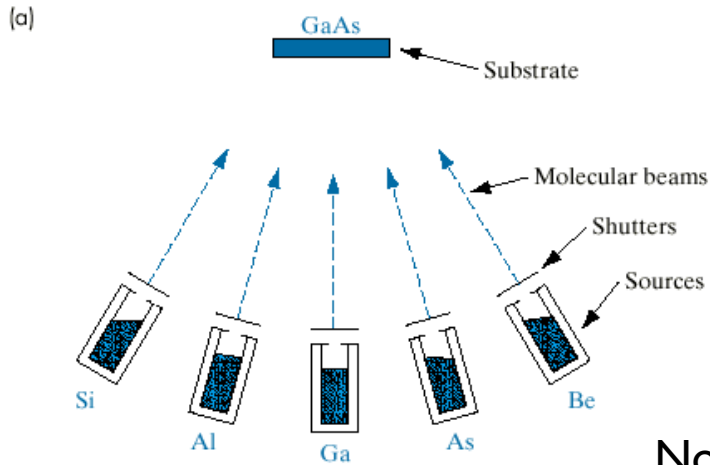


Crecimiento Epitaxial.

Epitaxia mediante Haces Moleculares MBE

Recipiente al vacío

Distintos materiales en crisoles se calientan las partículas evaporadas son dirigidas a la muestra

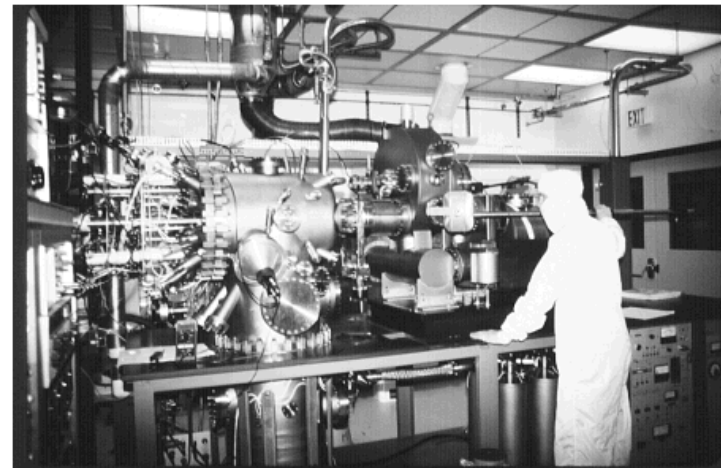
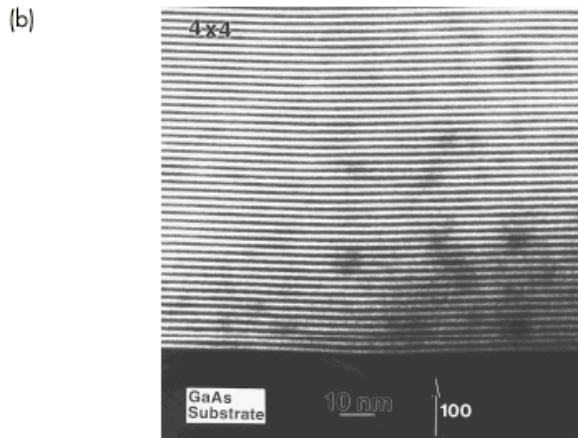


bajas temperaturas (400 a 800 °C)

Control preciso del perfil del dopado.

Crecimiento de múltiples capas monocristalinas con espesores atómicos.

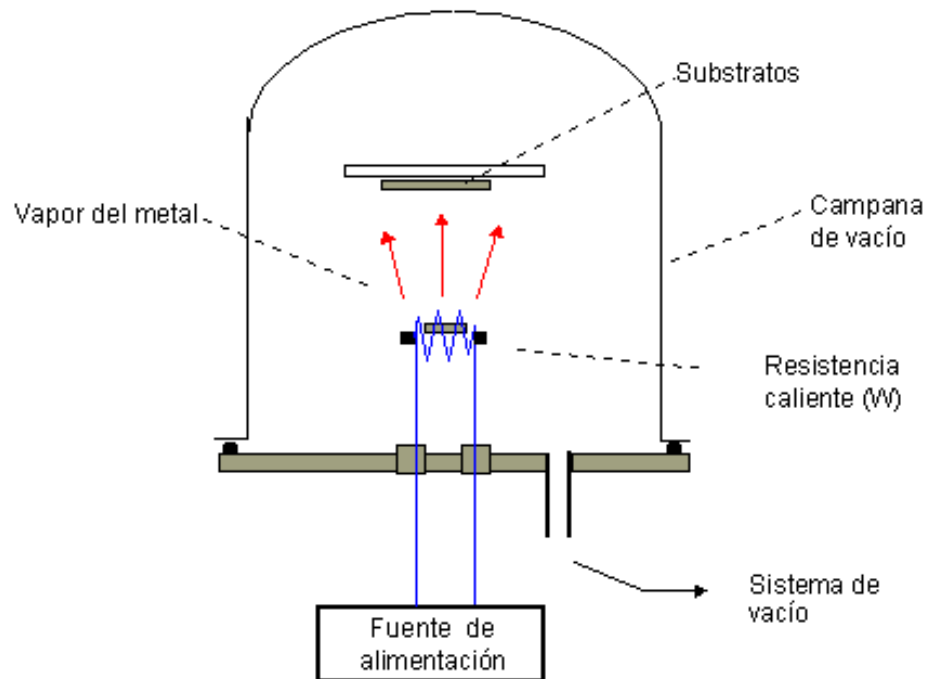
No hay reacción química



Deposición de Metales

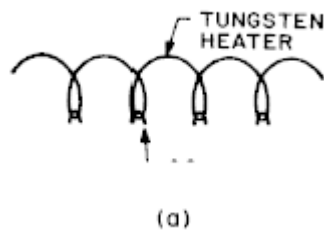
Physical vapour deposition

- Se evapora el metal con calor a depositar en una cámara de alto vacío
- Se condensa en la superficie de la oblea al enfriarse.

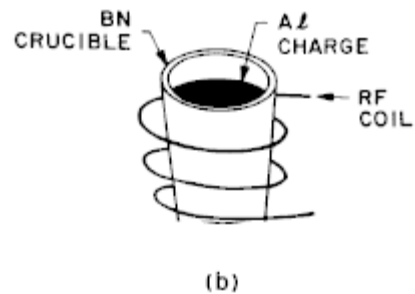


La energía de los átomos de vapor suele ser baja lo cual pueden resultar capas porosas y poco adherentes

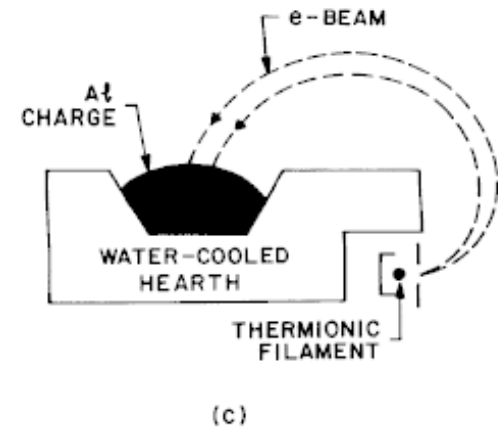
Varias técnicas para evaporar el metal



Filamento de tungsteno.
De cada espira del filamento se cuelga un pequeño trozo de aluminio.



En un **crisol** de nitruro de boro se calienta el Al mediante inducción RF.



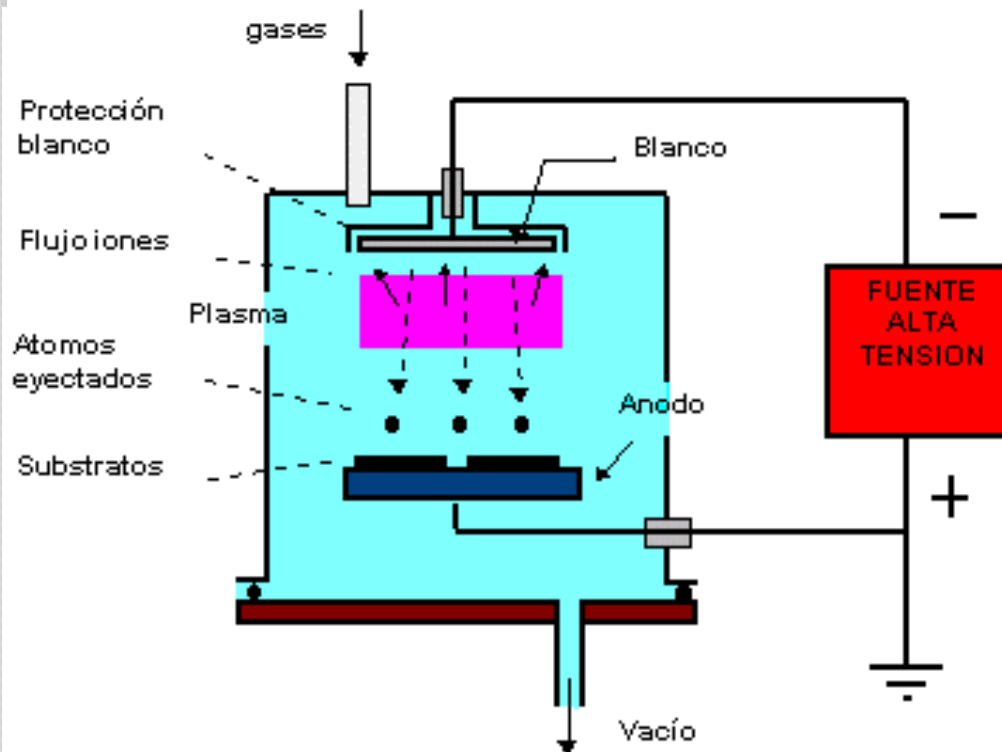
Evaporación por haces de electrones.

Un filamento suministra un haz de electrones que son acelerados por un campo eléctrico y conducidos hacia la superficie del metal donde al chocar con éste producen la evaporación del mismo.

Sputtering (Salpicado)

El material a depositar se arranca cargándolo negativamente al bombardearlo con iones positivos Argon

Los átomos de Al desprendidos se dirigen y depositan sobre al oblea



- Más uniformidad
- Mejor control del espesor

Litografía

Diferentes fuentes de luz

- Luz Ultravioleta
- Rayos X
- Haces de electrones

Litografía con luz ultravioleta

Es la más utilizada

Para una buena resolución λ (longitud de onda de la luz) tiene que ser lo suficientemente pequeña para evitar efectos de difracción

Litografía con rayos X

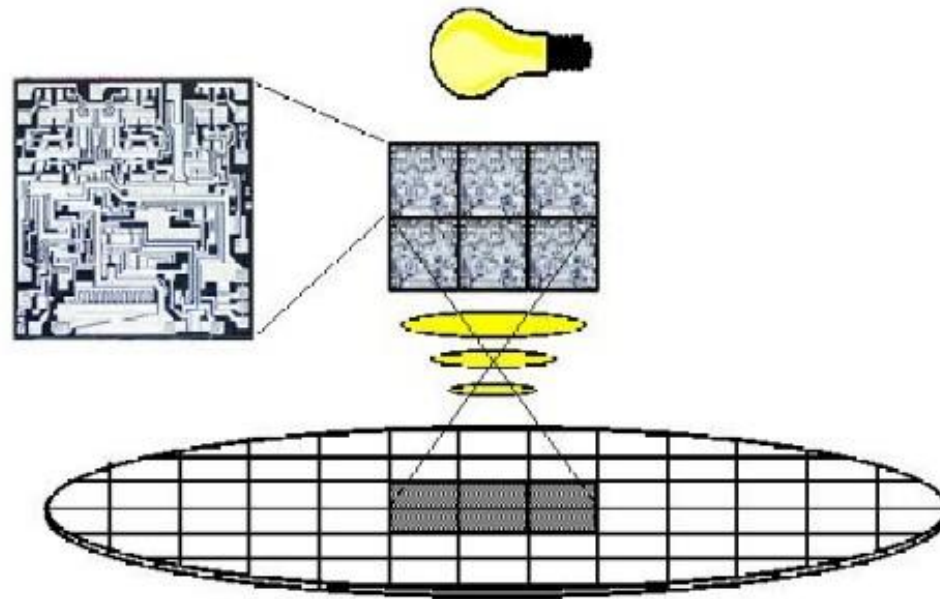
- Menor longitud de onda \Rightarrow Mayor resolución
- Problemas mascarar difíciles de fabricar
- Radiación puede dañar el dispositivo

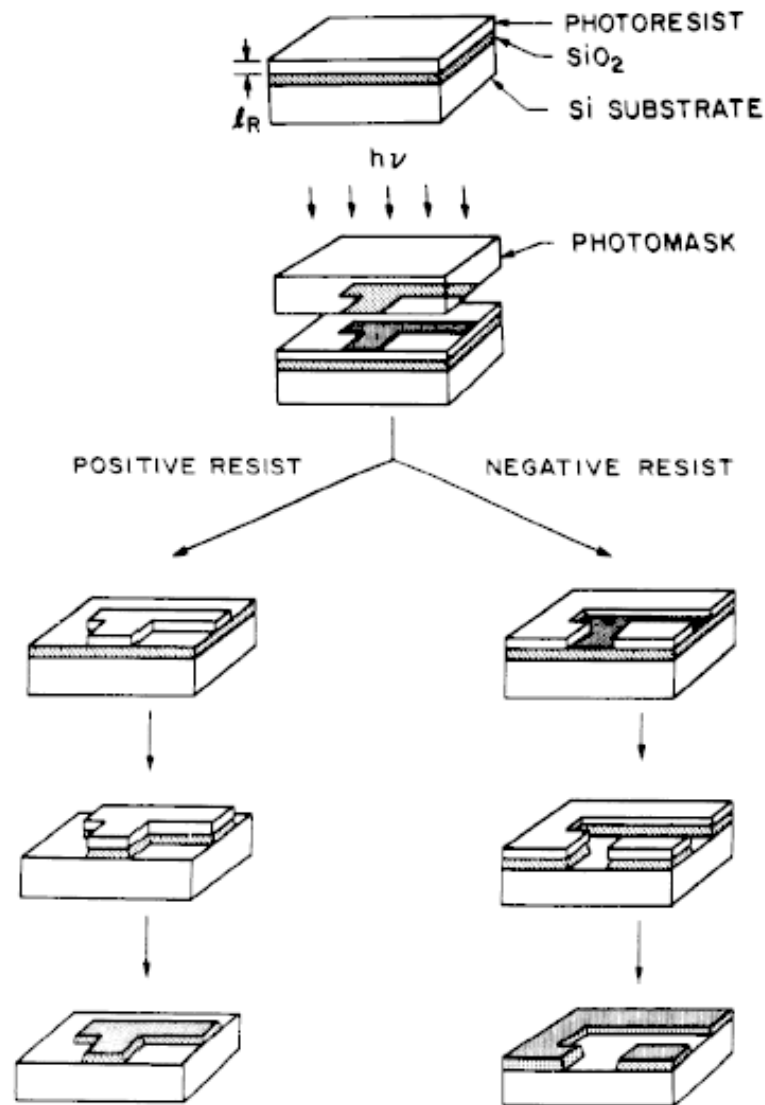
Litografía con haces de electrones

- No necesita máscara
- Buena resolución
- Problema proceso muy lento

I.4 Proceso de litografía y grabado

Litografía es el proceso mediante el cual es posible micromecanizar estructuras en determinadas zonas de la superficie de la oblea del semiconductor





(a) Se cubre la oblea con una fotoresina + o -

Se hace incidir luz U.V. a través de una mascara

(b) Se ablanda (+) o se endurece (-) la resina expuesta

(c) Se elimina la fotoresina no polimerizada con tricloroetileno

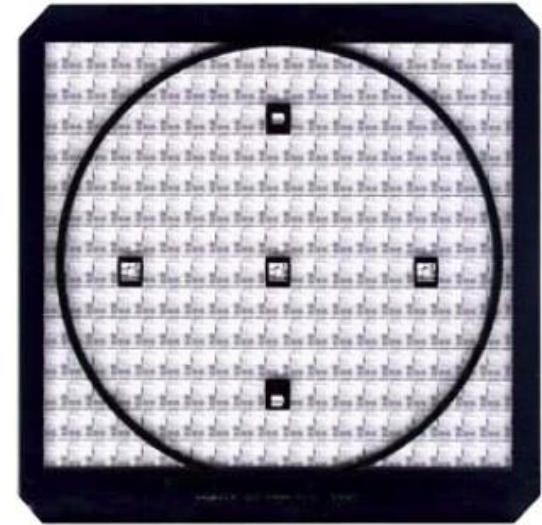
(d) Grabado: se ataca con HCl o HF y se elimina el SiO₂ no protegido por la fotoresina

(e) Se elimina la fotoresina con un disolvente Sulfúrico SO₄H₂

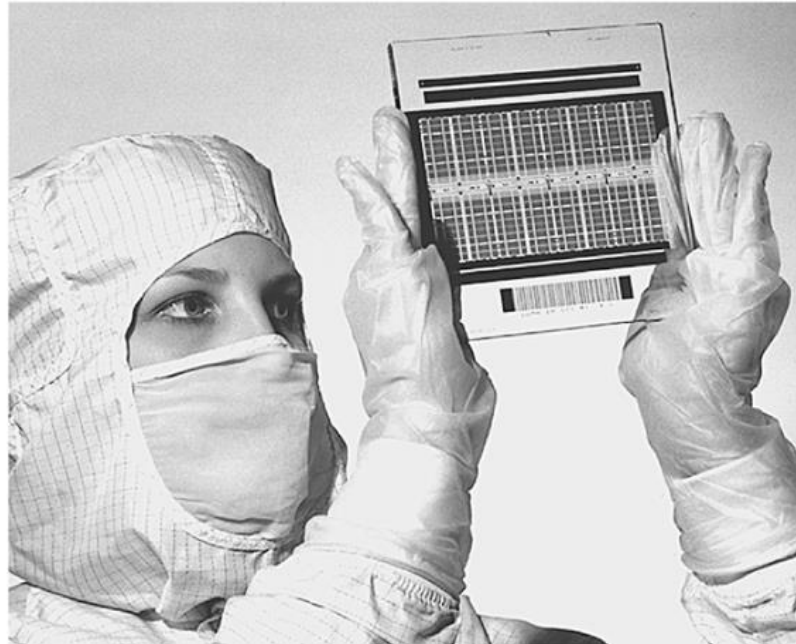
Litografía

Tipos de mascarar

Para una oblea entera



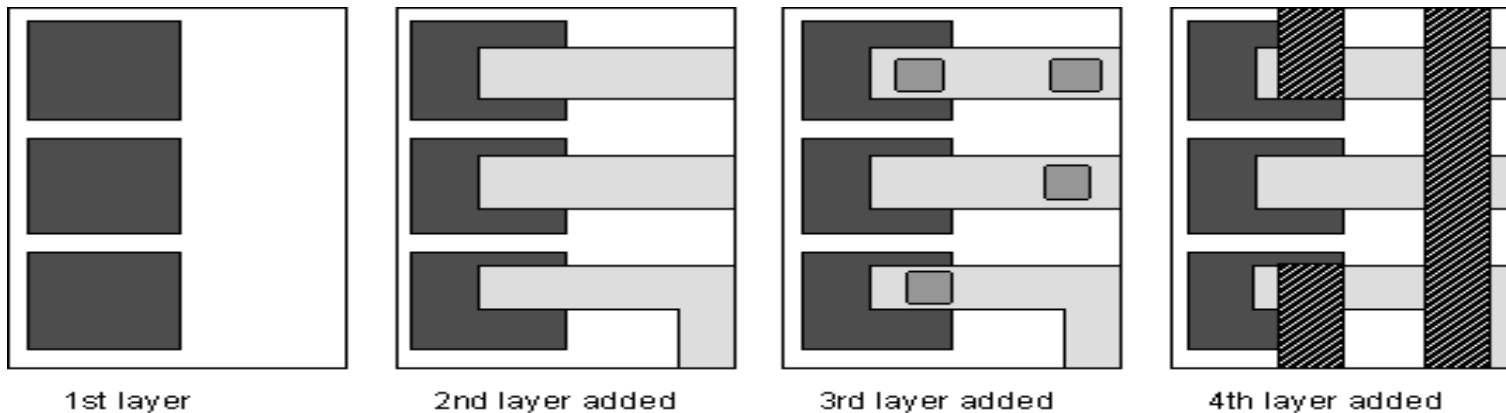
Máscara reticular



Para un solo Chip

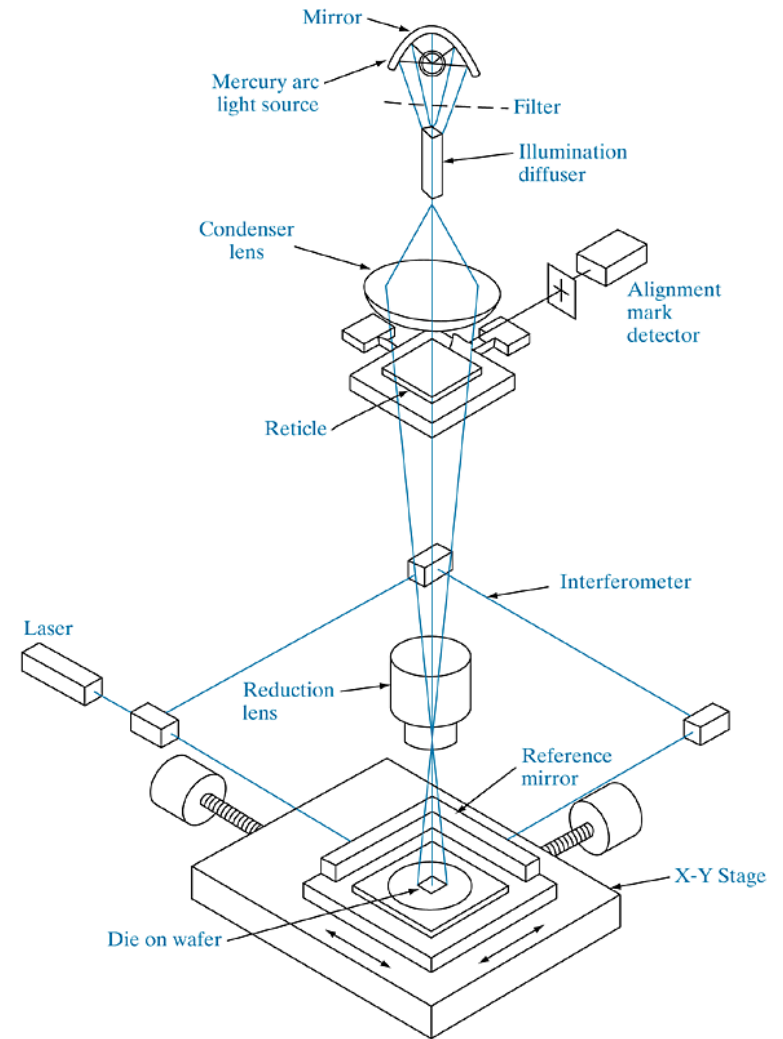
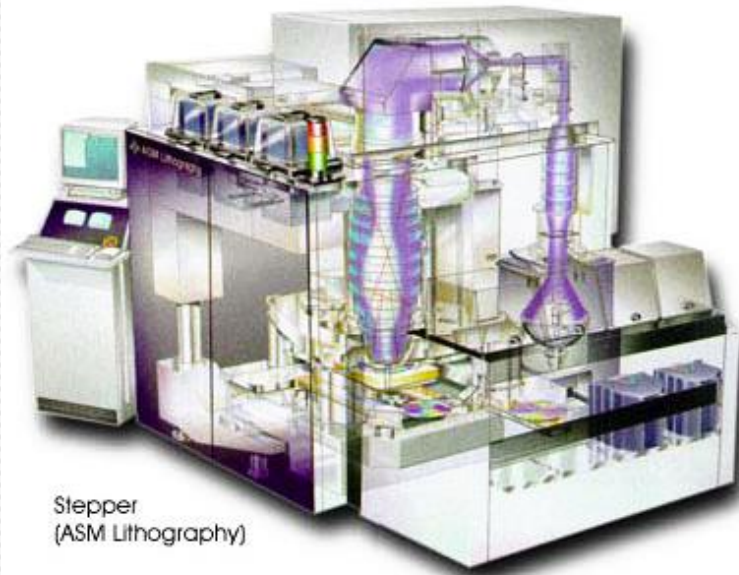
Fotomáscaras

Son láminas de cristal dibujadas con una emulsión de metal en uno de sus lados. La máscara es alineada con la oblea, de tal manera que el dibujo se transfiere a la superficie. Un circuito se construye a partir de una secuencia de máscaras, usualmente más de diez, dedicadas a procesar cada elemento constituyente del circuito. Cada una de las máscaras requiere que un perfecto alineamiento con la máscara anterior.



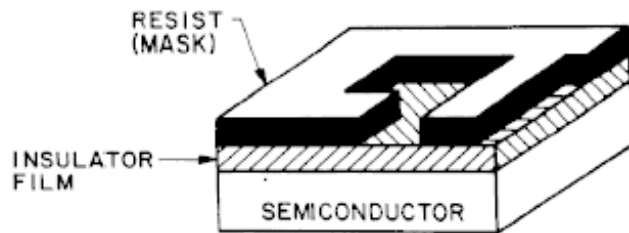
Litografía

Stepper

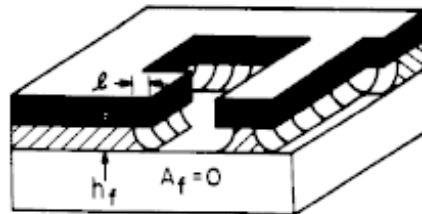


Grabado

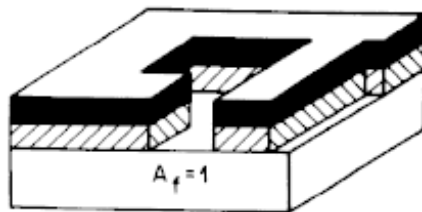
Húmedo y Seco



(a)



(b)



(c)

(a) Húmedo:

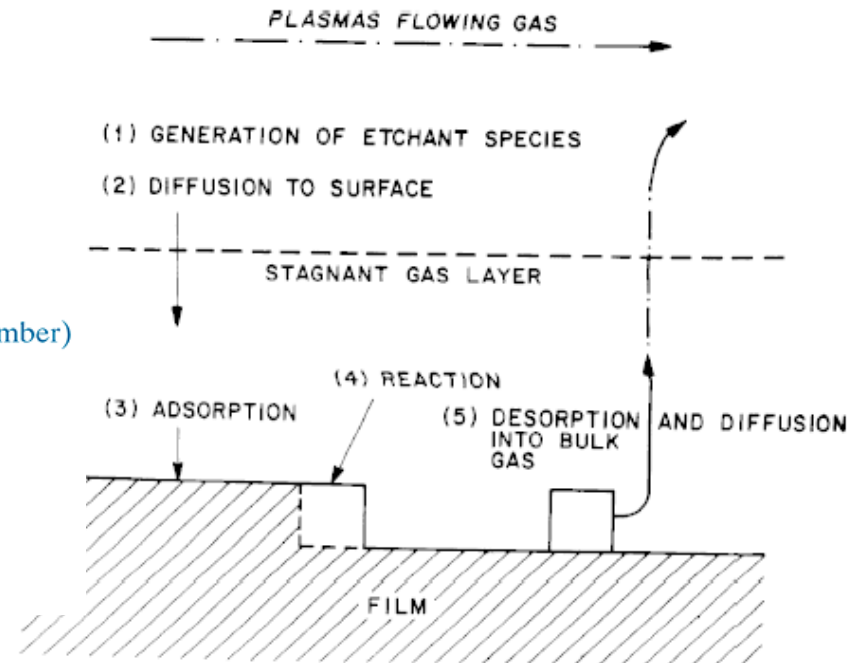
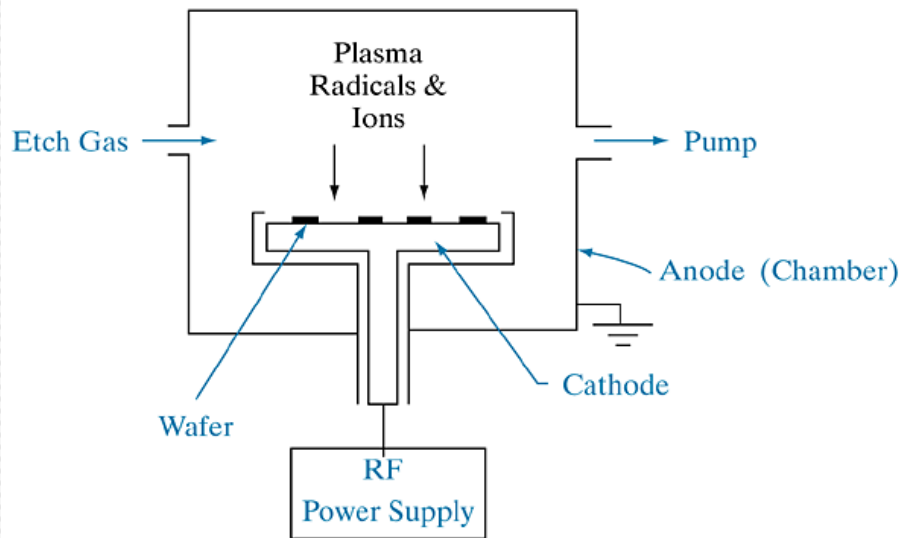
- Baño de ácido fluorhídrico o clorhídrico que ataca SiO_2 no protegido, pero no ataca al Si.
- Gran selectividad
- Problema: ataque isotrópico igual en todas las direcciones

(b) Seco:

- Se usa un plasma con un gas ionizado
- Grabado Físico o químico
- Ataque anisótropo
- Menor selectividad

Reactive Ion Etching (RIE)

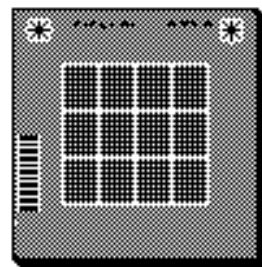
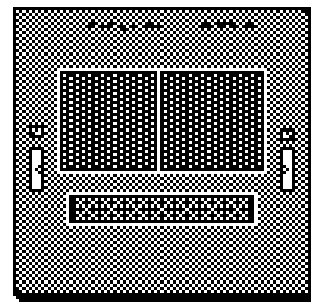
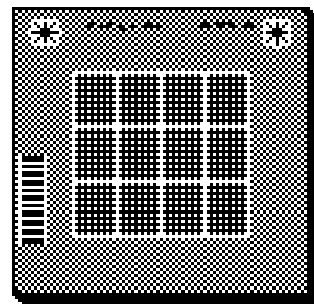
- (1) El proceso comienza con la formación de los reactivos
- (2) Los reactivos son transportados por difusión a través de una capa gaseosa de estancamiento hacia la superficie.
- (3) La superficie adsorbe a los reactivos.
- (4) Se produce la reacción química de los reactivos con la especie de la superficie, junto con efectos físicos (bombardeo iónico).
- (5) Los materiales resultados de la reacción química o bombardeo físico son repelidos por la superficie y eliminados por un sistema de vacío.



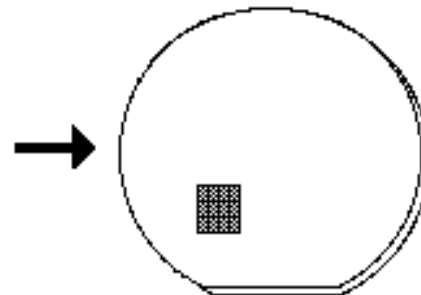
Retículas

Una imagen de la fotomáscara se proyecta varias veces sobre la misma oblea, de manera consecutiva, para realizar múltiples unidades del mismo circuito. Este proceso se conoce como **stepping** y la fotomáscara actúa como **retícula**.

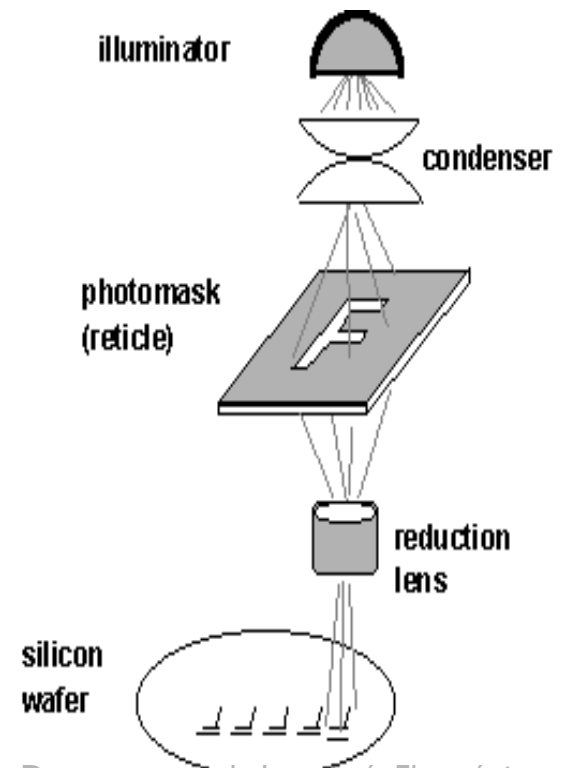
Típicamente una retícula es **5 veces (5X)** mayor que la imagen proyectada



5X RETICLE



ONE EXPOSURE
ONTO A WAFER



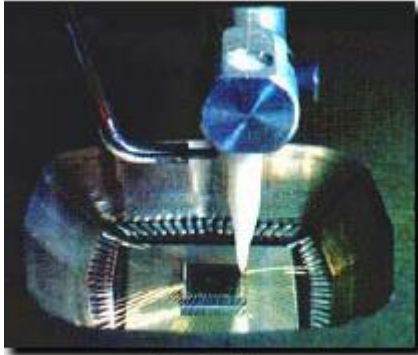
Metalización con Cobre

- El Cu es mejor conductor que el Al
- La tecnología del Cu es reciente
- El Cu no queda fijado al óxido al igual que el Al
- Se utiliza un procesado especial conocido como “damasquinado”

- Se graba la superficie del óxido grueso con la máscara de metalización
- Se deposita el metal, uniformemente, quedando “atrapado” en el grabado. Un pulido posterior elimina el Cu sobrante.
- Se deposita un complejo de Cu en poliamida como aislante, para evitar la difusión sobre el óxido del Cu



Encapsulado y unión con patillas



Wire Bonding
(Kulicke & Soffa Industries, Inc.)

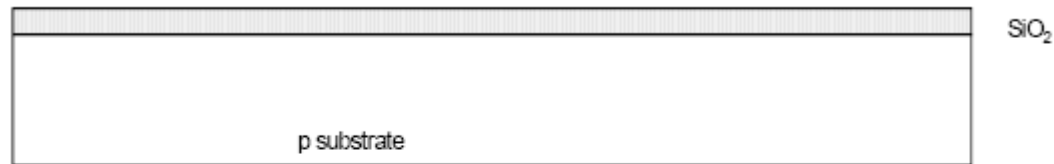


Proceso CMOS

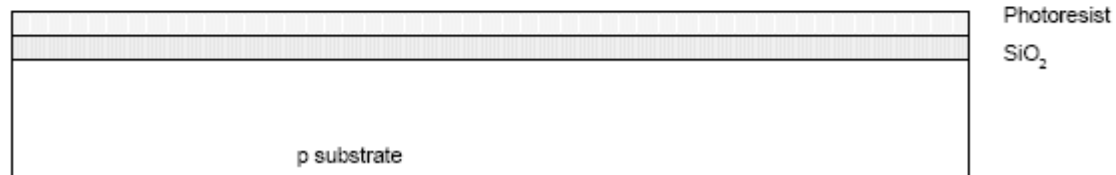
- Pozo n (n-well)
- Pozo p (p-well)
- Doble pozo (twin-well)
- Triple pozo
- Silicio sobre aislante (Silicon on insulator, SOI)

3.1 Proceso CMOS pozo n

Oblea limpia cubierta con una capa de SiO₂ grueso obtenida mediante oxidación húmeda

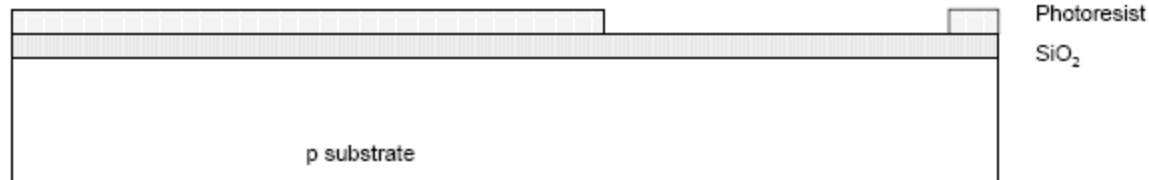


Deposición de la fotorresistencia. Exposición a UV utilizando la Máscara de pozo n (n-well)

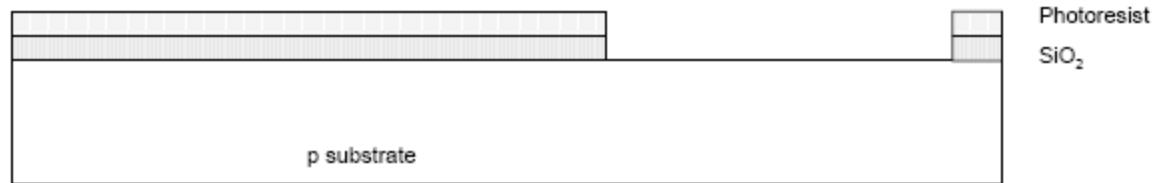


MI: n-well

Se elimina la zona expuesta mediante la aplicación de Disolventes ácidos orgánicos



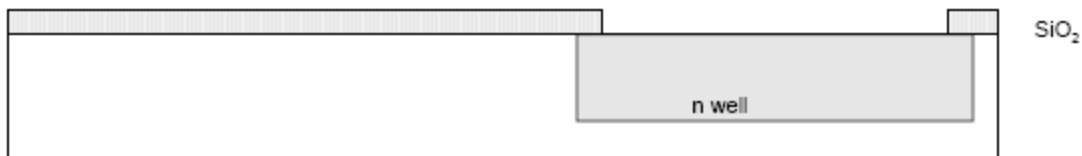
Se elimina el óxido mediante el ataque con ácido fluorhídrico (FH)



Se elimina la fotorresistencia restante con un nuevo ataque de ácidos



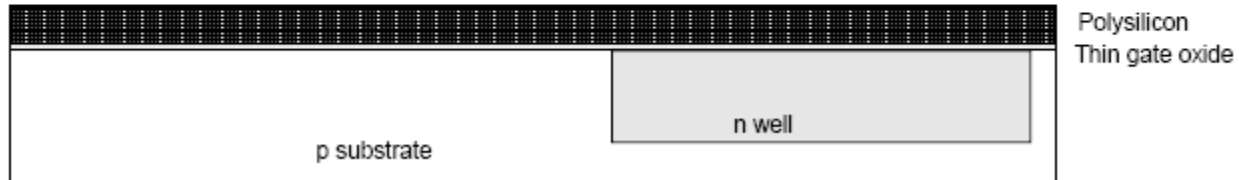
Mediante implantación iónica o bien difusión se crea el pozo n



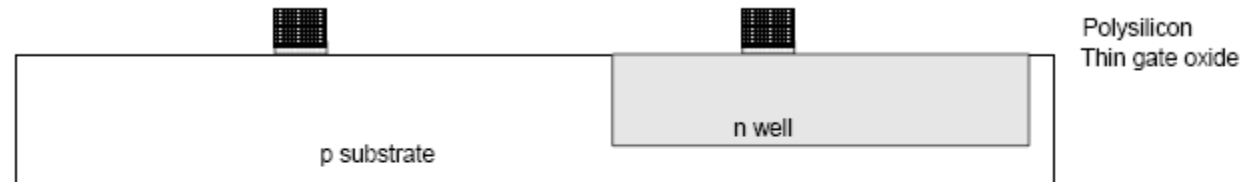
Se elimina el óxido restante, utilizando FH de nuevo. En los pasos restantes se resume el proceso fotolitográfico.



Se crea la capa de óxido fino. Se deposita mediante CVD el polisilicio

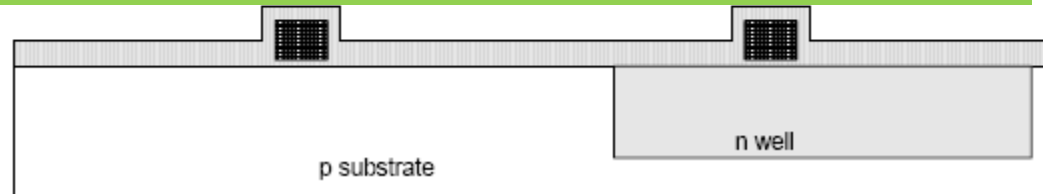


Se definen las zonas de polisilicio mediante máscara de puerta



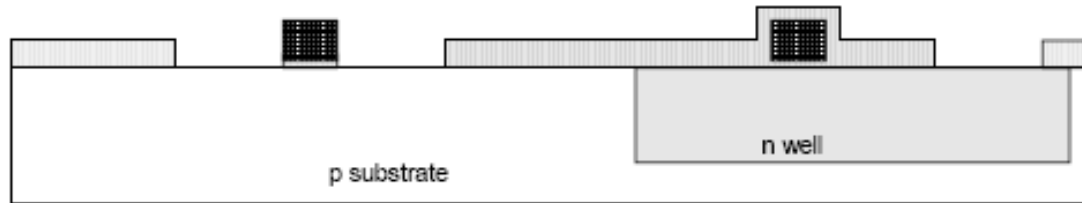
M2: gate

Se cubre toda la superficie de óxido para la difusión n

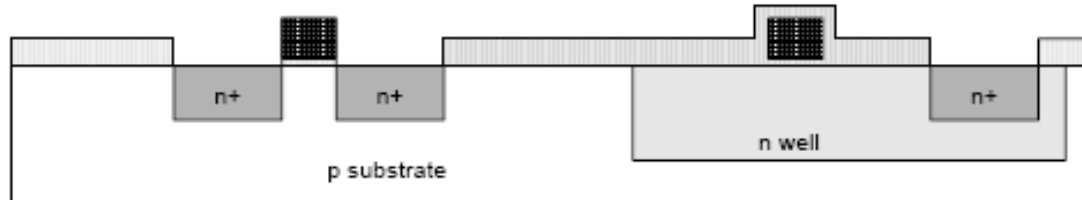


M3: ndiff

Se abren zonas del óxido para definir la región n⁺ de difusión



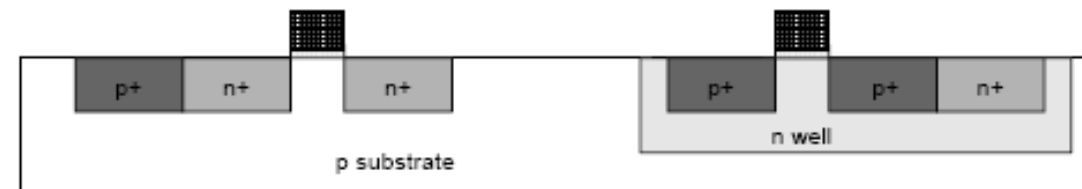
Mediante difusión o implantación iónica se crean las regiones n⁺



Se elimina el óxido para completar el proceso

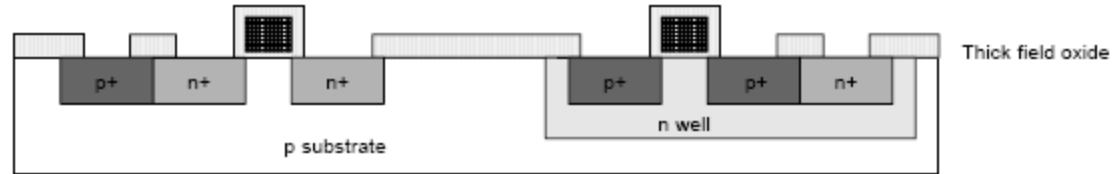


Pasos similares permiten crear las regiones de difusión p⁺



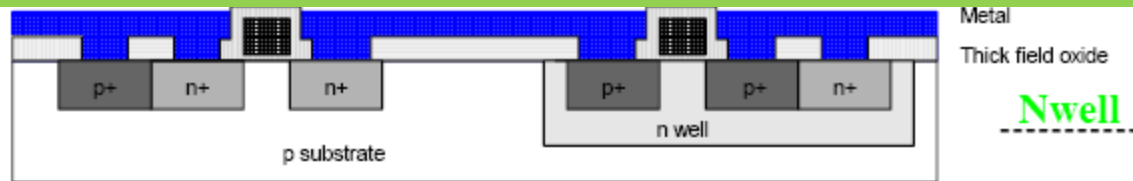
M4: pdiff

Se cubre el chip con óxido grueso para crear las zonas de contactos



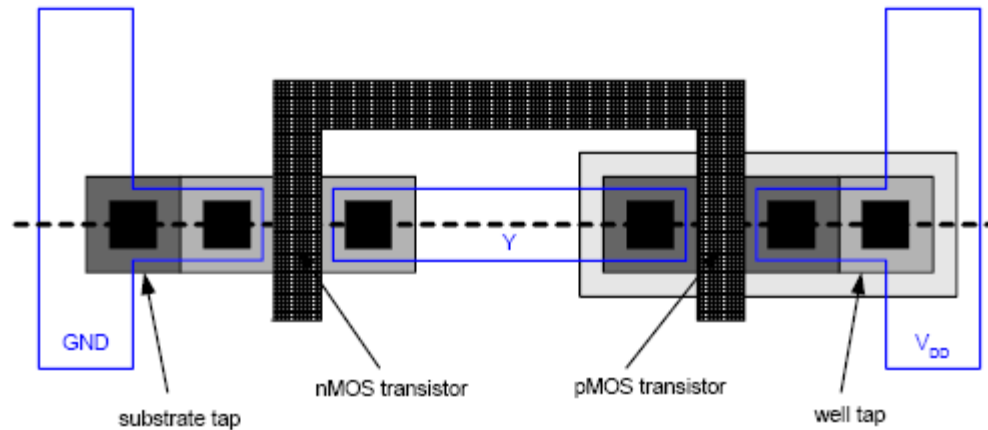
M5: contacts

Se cubre con metal toda la superficie. Una máscara define las zonas de metal I



M6: metal I

Vista del layout del inversor

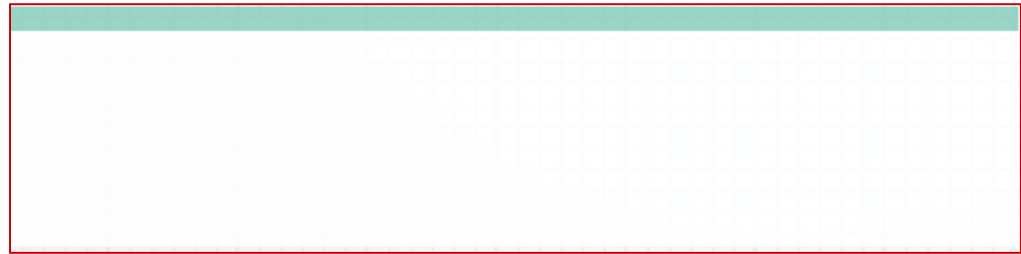


3.2 Proceso CMOS moderno

• Paso 1: Se parte de una oblea muy poco dopada



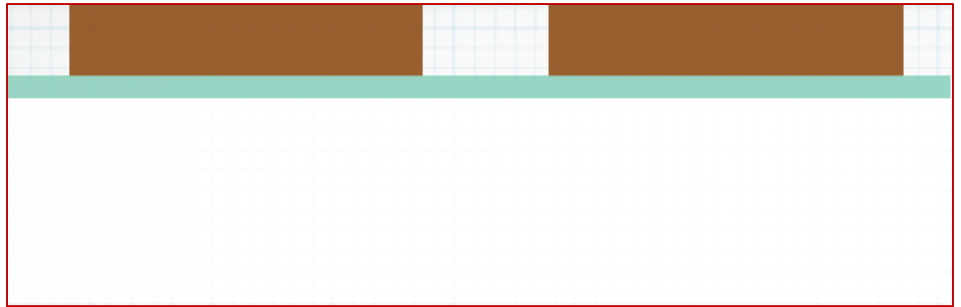
• Paso 2: Se crece una capa de óxido fino



• Paso 3: Se aplica Fotorresistencia



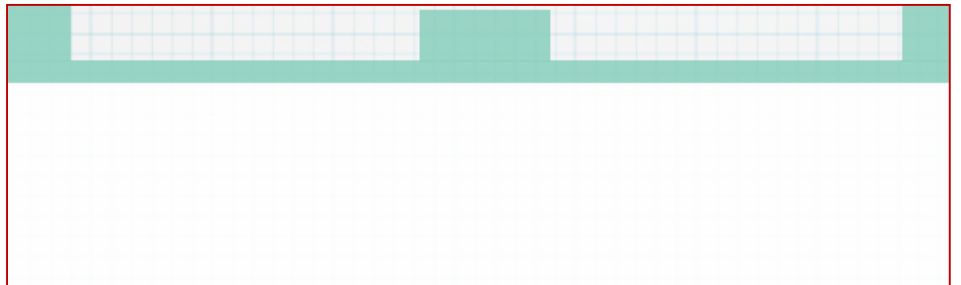
- Paso 4: Se aplica máscara de zona activa y se ataca el Nitruro



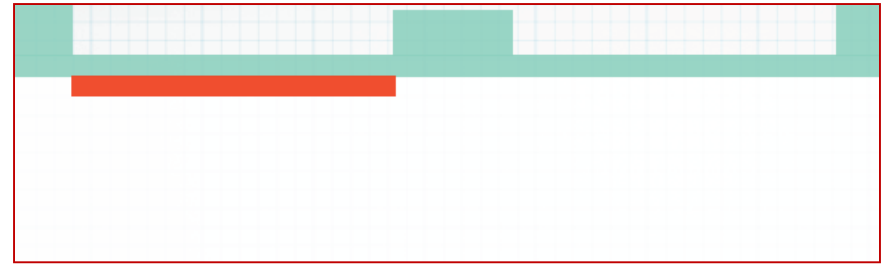
- Paso 5: Mediante un proceso LOCOS se crece óxido de aislamiento



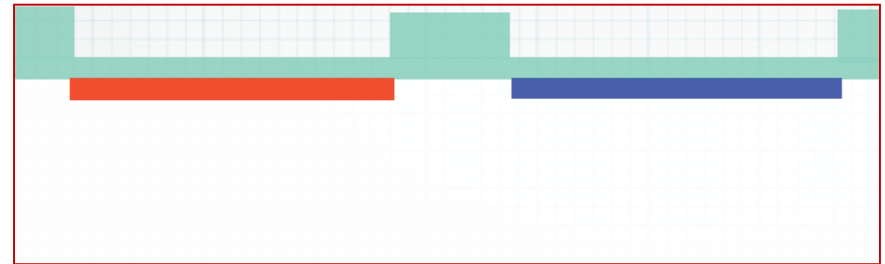
- Paso 6: Se elimina nitruro y el óxido fino. Se crece de nuevo óxido fino



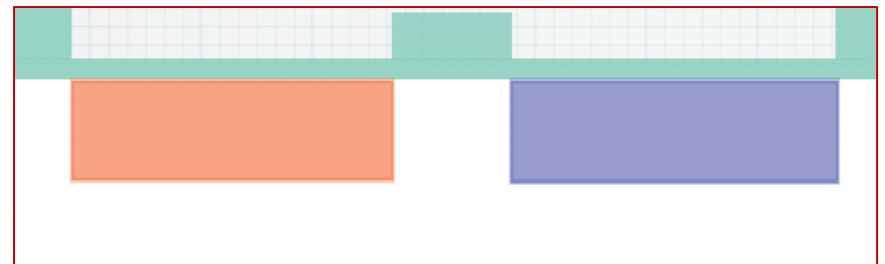
- Paso 8: Litografía, implantación iónica de donadores para el pozo n



- Paso 9: Litografía, implantación iónica de aceptores para el pozo p

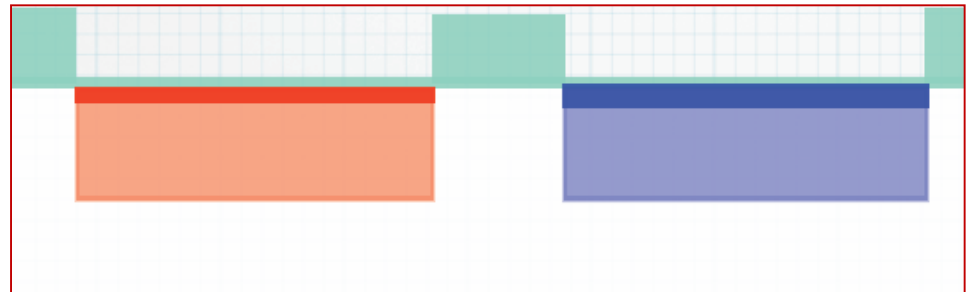
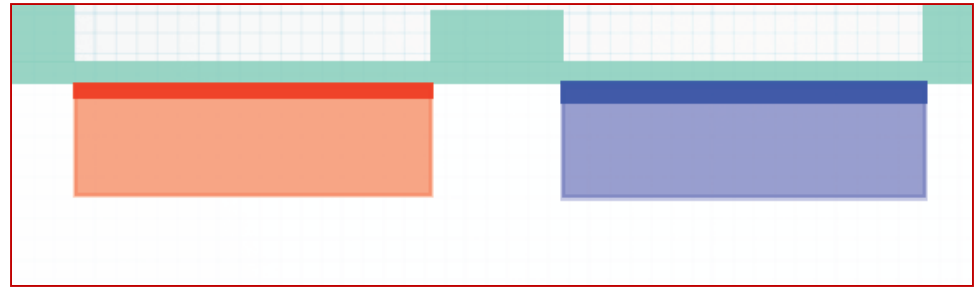


- Paso 10: Difusión para distribuir los dopantes formando los pozos

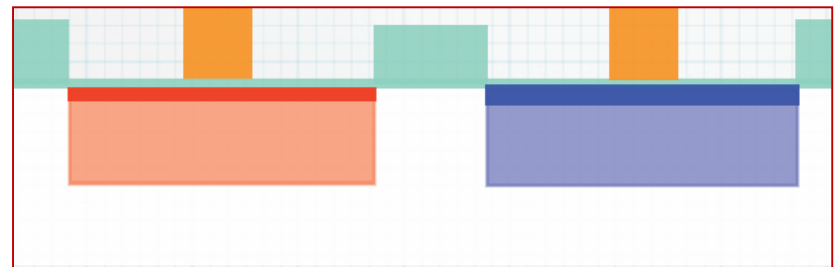
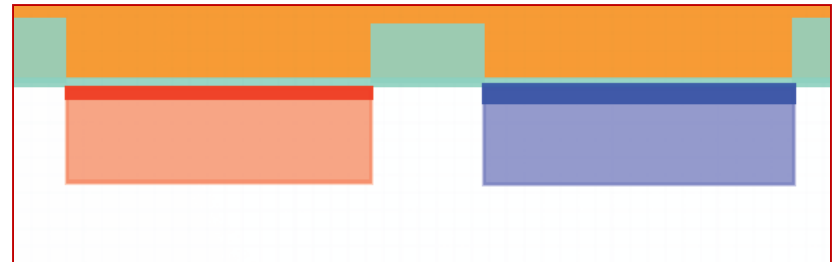


- Paso 11: Litografía y ajuste de los umbrales mediante implantación en el pozo n
- Paso 12: Litografía y ajuste de los umbrales mediante implantación en el pozo p

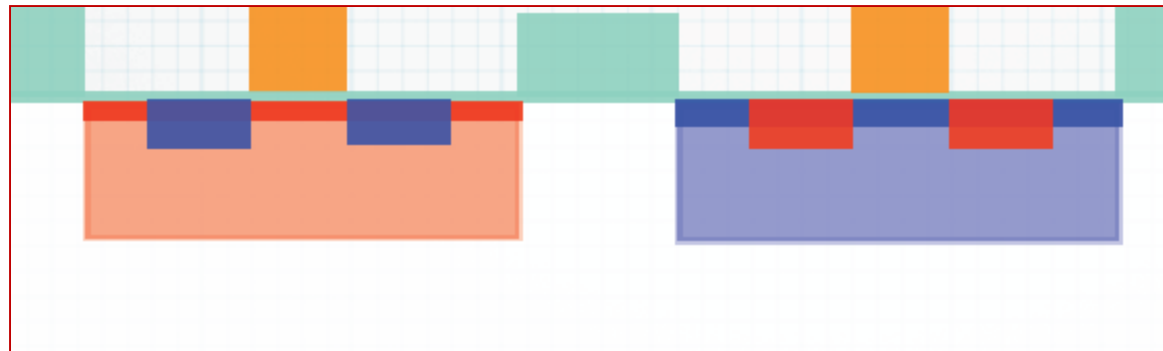
- Paso 13: Litografía y eliminación de óxido para las regiones de los transistores
- Paso 14: Crecimiento de óxido de puerta. Es el paso más crítico.



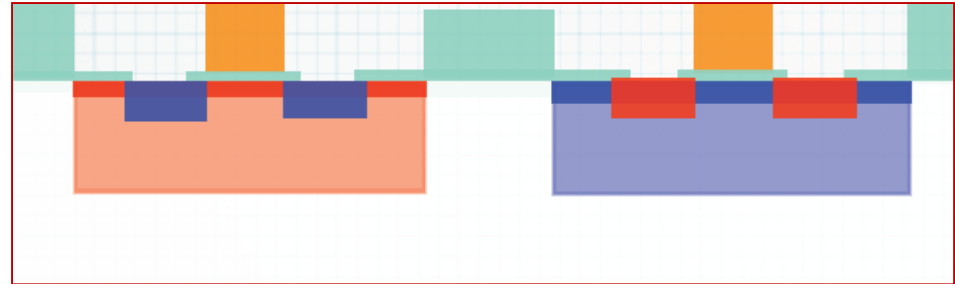
- Paso 15: Deposición de polisilicio sobre toda la oblea, usando CVD
- Paso 16: Dopado fuerte por difusión o implantación, para la degeneración
- Paso 17: Litografía y formación de puertas mediante ataque ácido



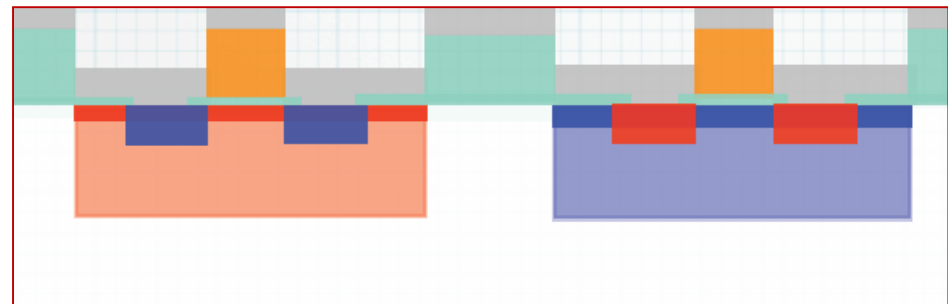
- Paso 18: Litografía e implantación aceptores, formación de difusión p^+ para transistores p
- Paso 19: Litografía e implantación de donadores, formación de difusión n^+ para transistores n



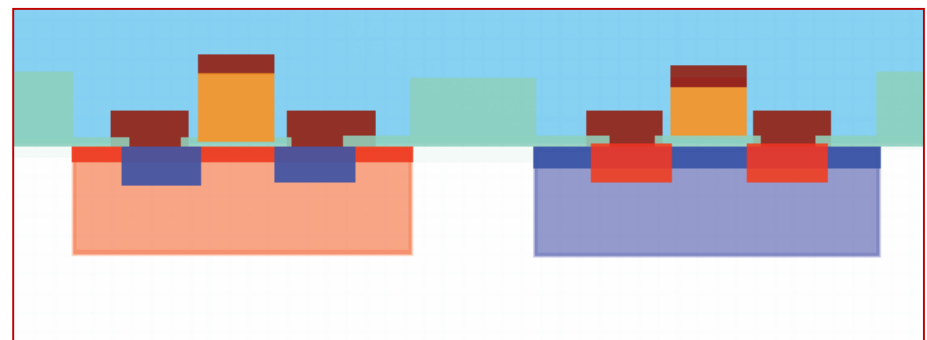
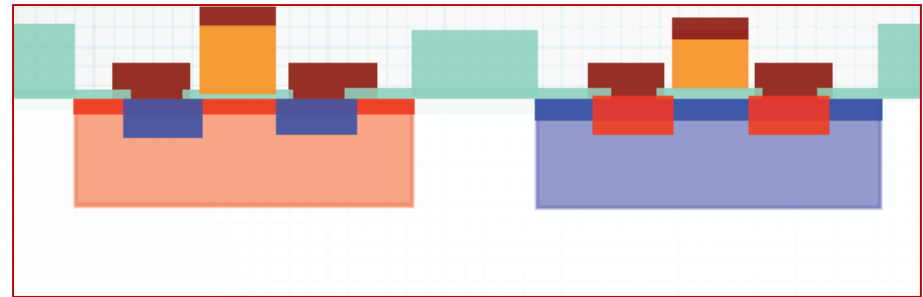
- Paso 20:
Litografía y
apertura de
contactos en el
óxido de puerta



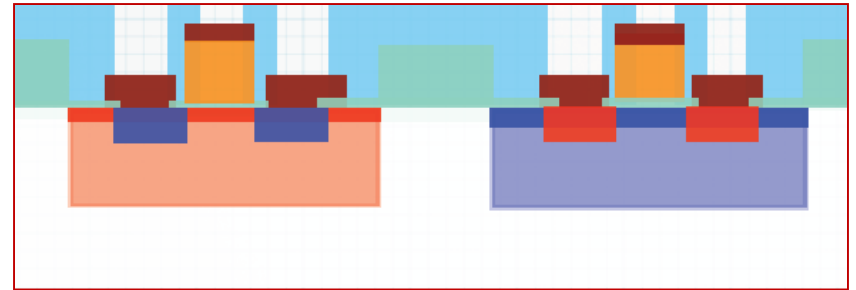
- Paso 21:
Deposición de
titanio. Primera
metalización



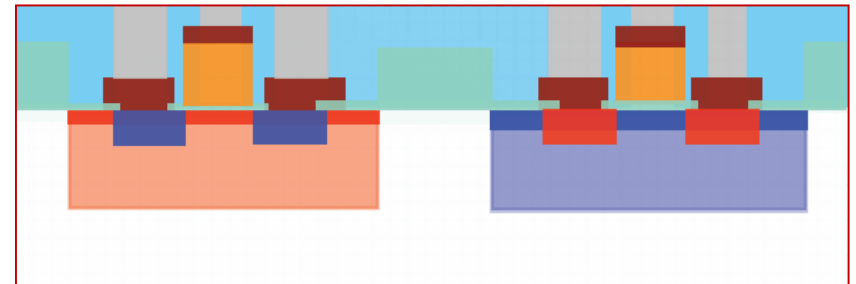
- Paso 22: Litografía y ataque para definir contactos
- Paso 23: Recocido para formar composites de TiSi/TiN
- Paso 24: Deposición de óxido por CVD
- Paso 25: Alisado mediante CMP. Paso crítico.



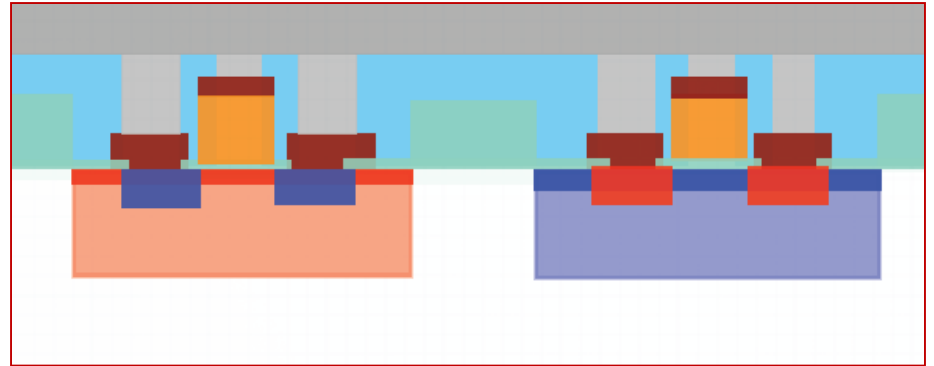
- Paso 26: Litografía y ataque para formar vías



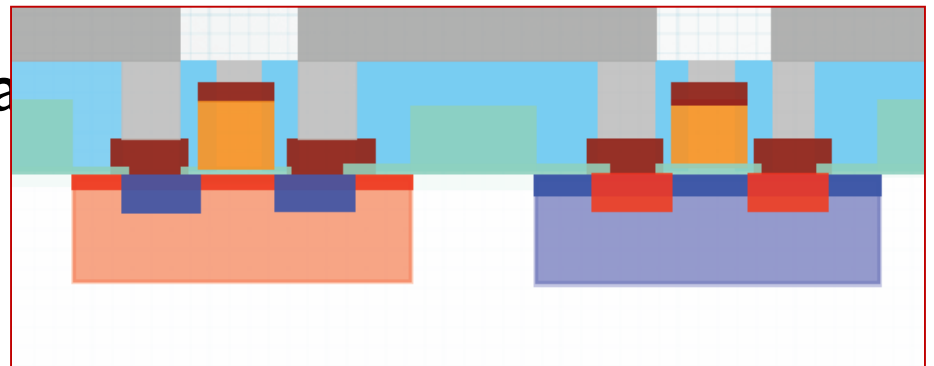
- Paso 27: CVD selectivo para llenar las vías de cilindros de tungsteno



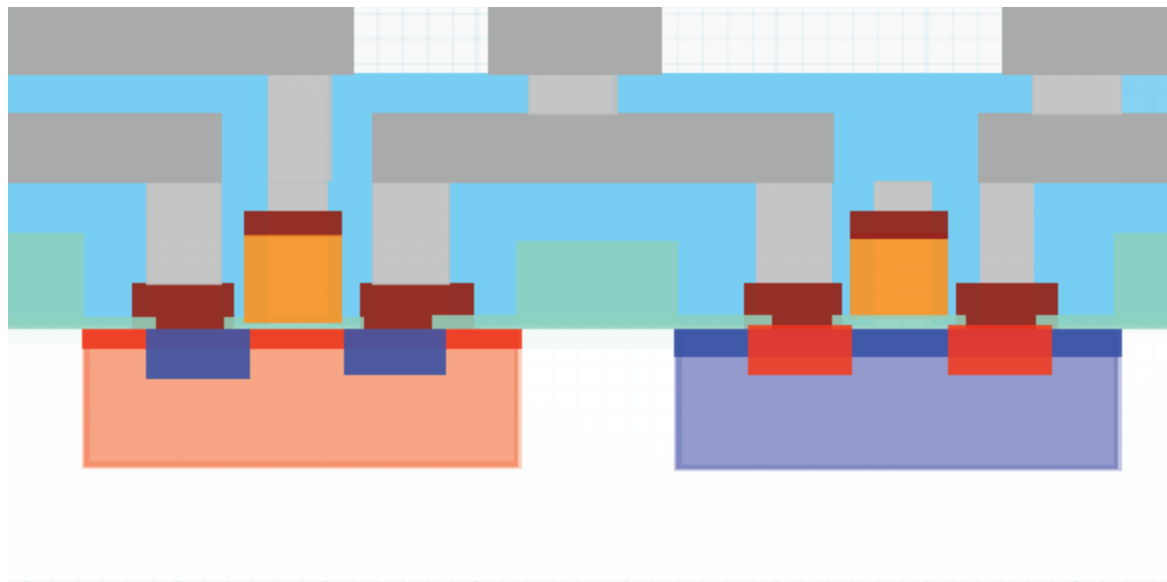
- Paso 28:
Deposición de metal de interconexión



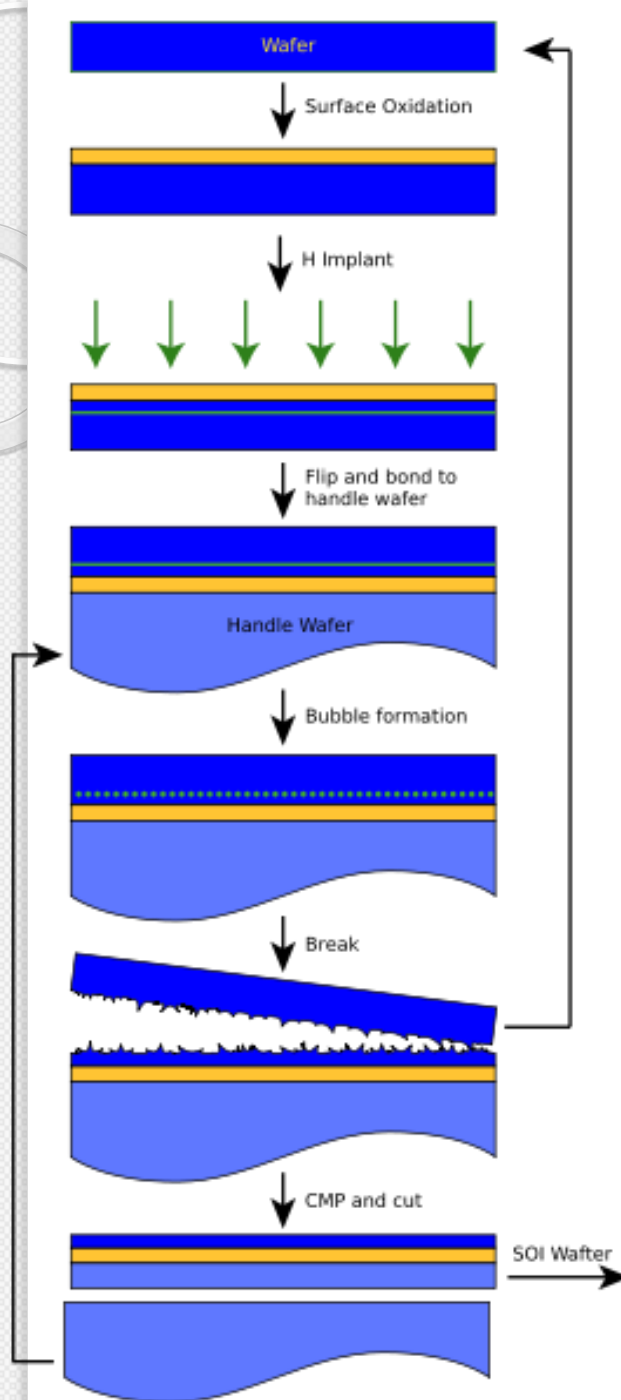
- Paso 29: Litografía para formar la primera capa de interconexión metálica. Metal I.



- Paso 30+: Repetición pasos 24 a 29 para formar nuevas capas de interconexión metálica.



3.3 Silicio sobre aislante: SOI



- La clave está en la implantación de átomos de hidrógeno a una profundidad muy precisa
- Esta capa se utilizará para crear el corte de la oblea
- Se crea una capa de corte que permite enterrado el aislante