Tema 12.2 - Manejo básico EDK. Creación de un Periférico GPIO

Sistemas Electrónicos para Automatización

Grado en Ingeniería Electrónica, Robótica y Mecatrónica

Hipólito Guzmán Miranda

Contenido

- Adición del BSP de la LX9 a EDK
- Creación del proyecto de EDK
- Secciones importantes de EDK
- Creación de un periférico GPIO

Contenido

- Adición del BSP de la LX9 a EDK
- Creación del proyecto de EDK
- Secciones importantes de EDK
- Creación de un periférico GPIO

Adición del Board Support Package de la LX9 Microboard

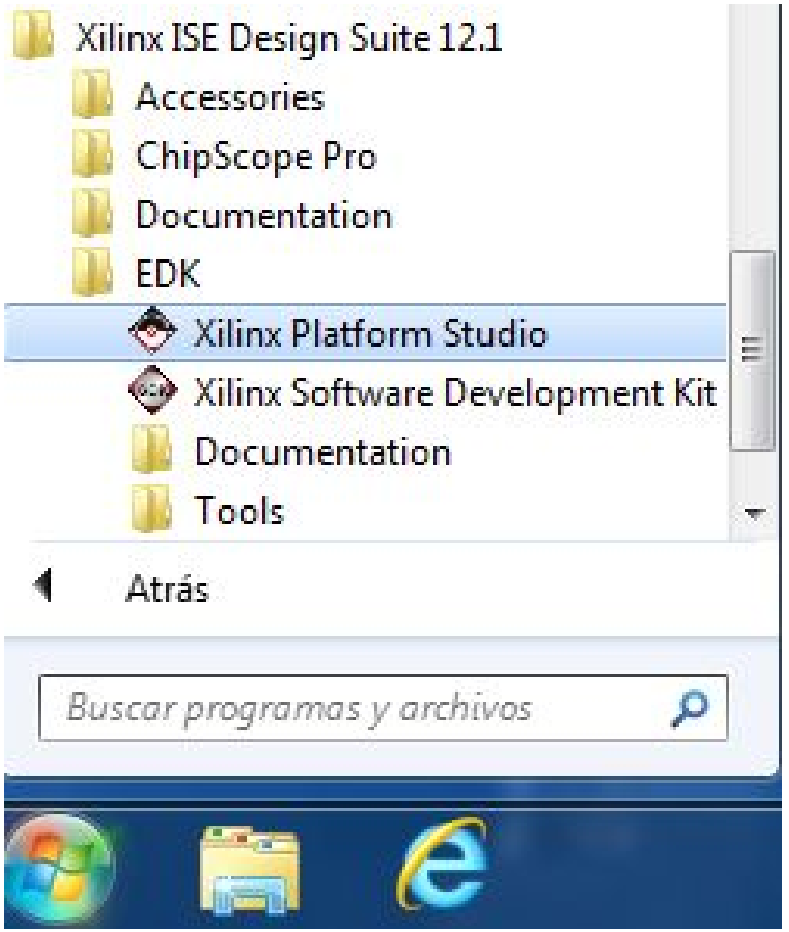
- Descargar el paquete de recursos `avnet_edk12_4_xbd_files.zip` de la página de la asignatura
- Descomprimir y copiar los ficheros extraídos a `<EDK>\board\` , donde EDK es la carpeta donde está instalado EDK.
- Tras la copia debe haber una carpeta `<EDK>\board\Avnet` en la que se encuentren los ficheros de las tarjetas de Avnet, en particular los de la LX9 microboard (la que utilizaremos en la asignatura)

Contenido

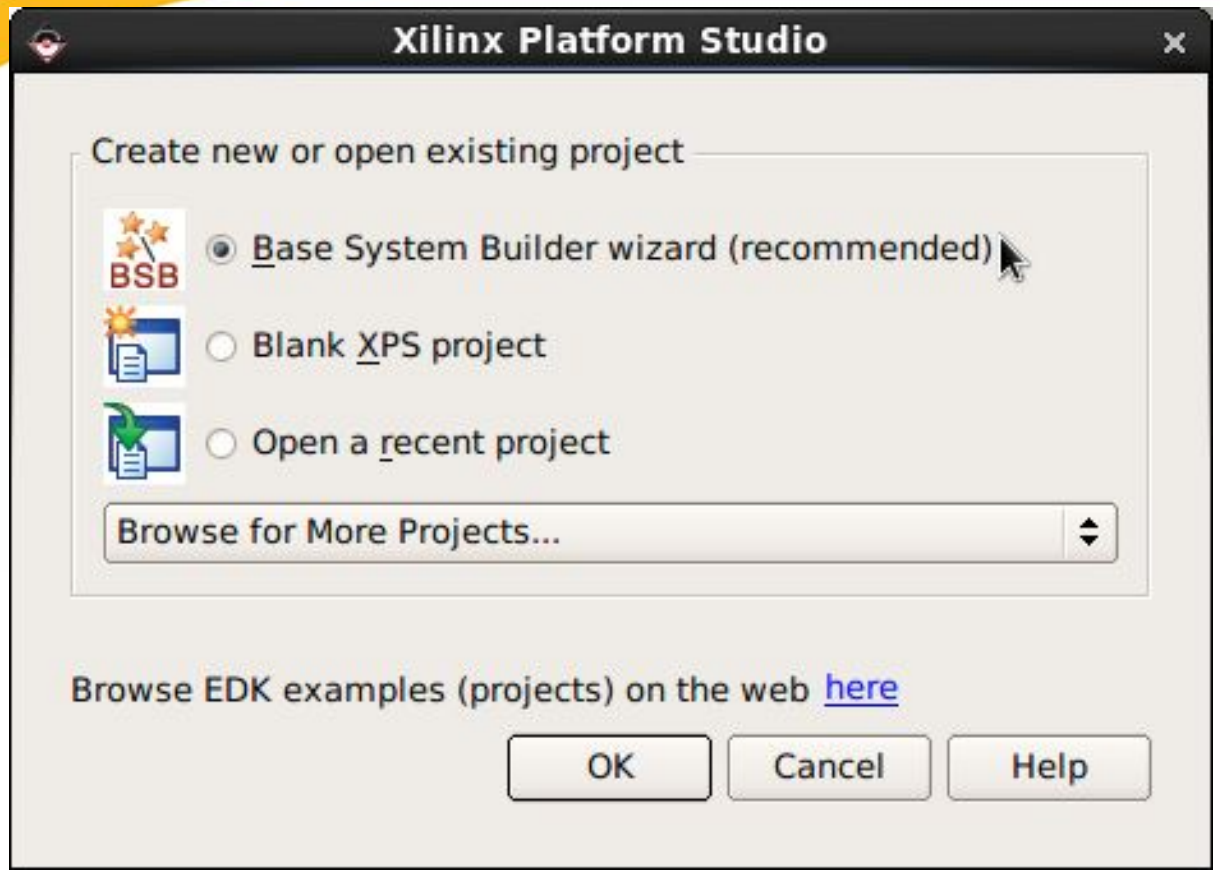
- Adición del BSP de la LX9 a EDK
- Creación del proyecto de EDK
- Secciones importantes de EDK
- Creación de un periférico GPIO

Creación del proyecto EDK

Arrancamos
Xilinx Platform Studio
(XPS) 12.1

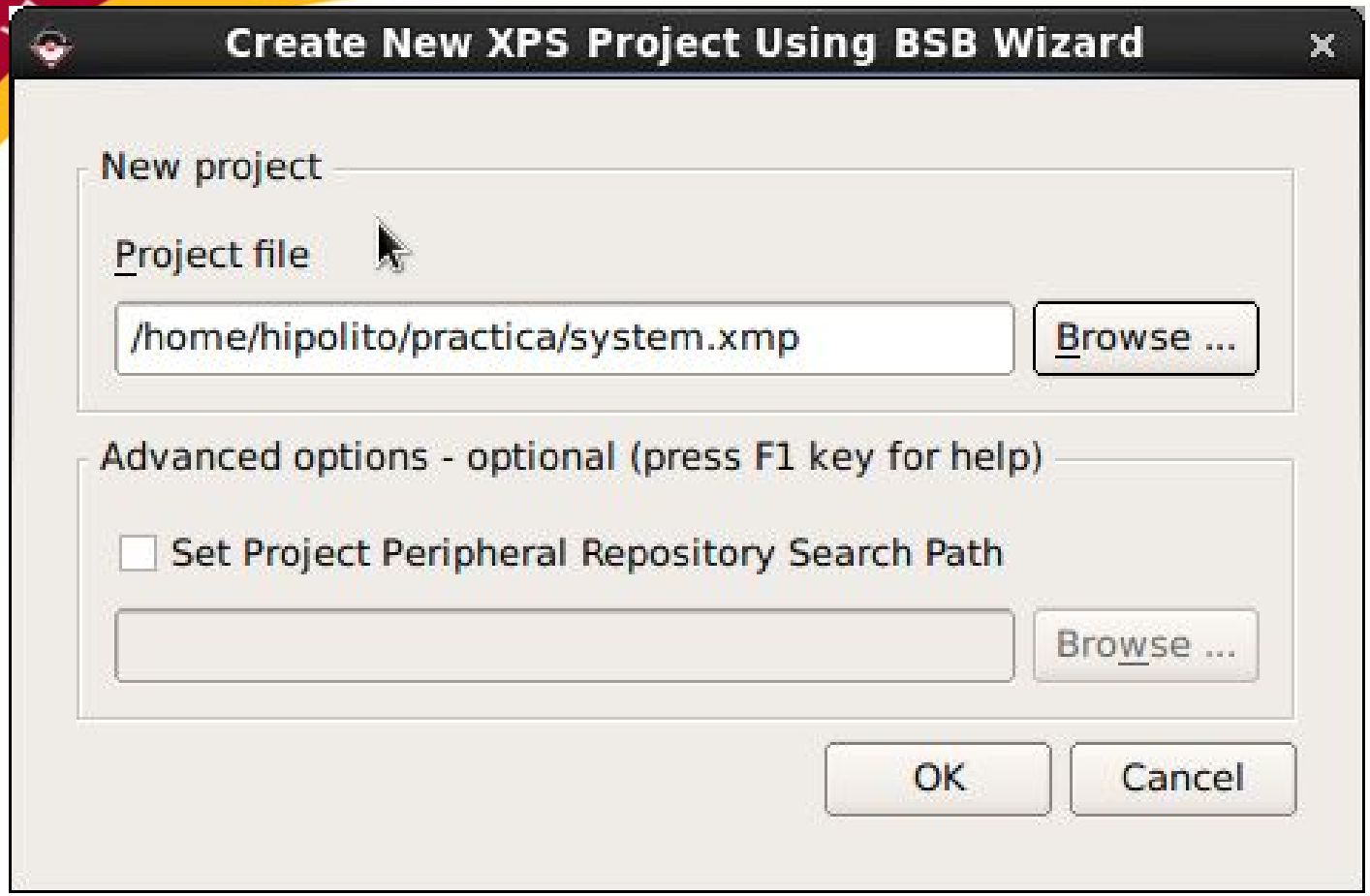


Creación del proyecto EDK



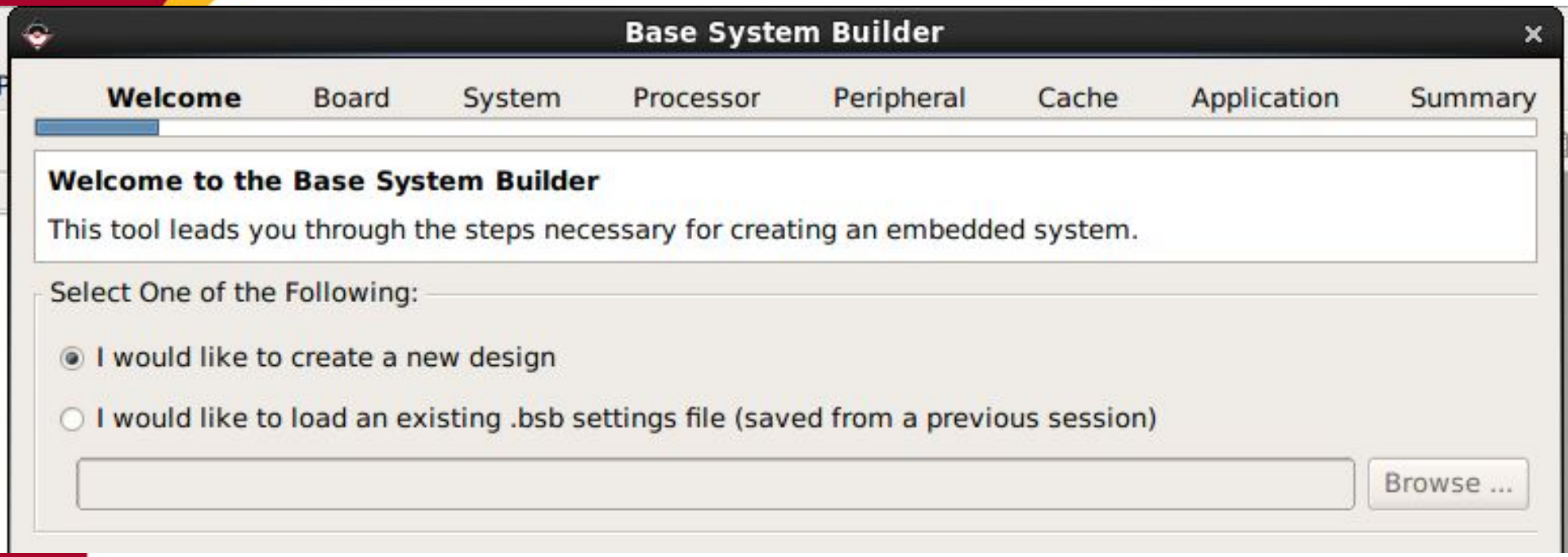
Elegimos Base System Builder Wizard

Creación del proyecto EDK

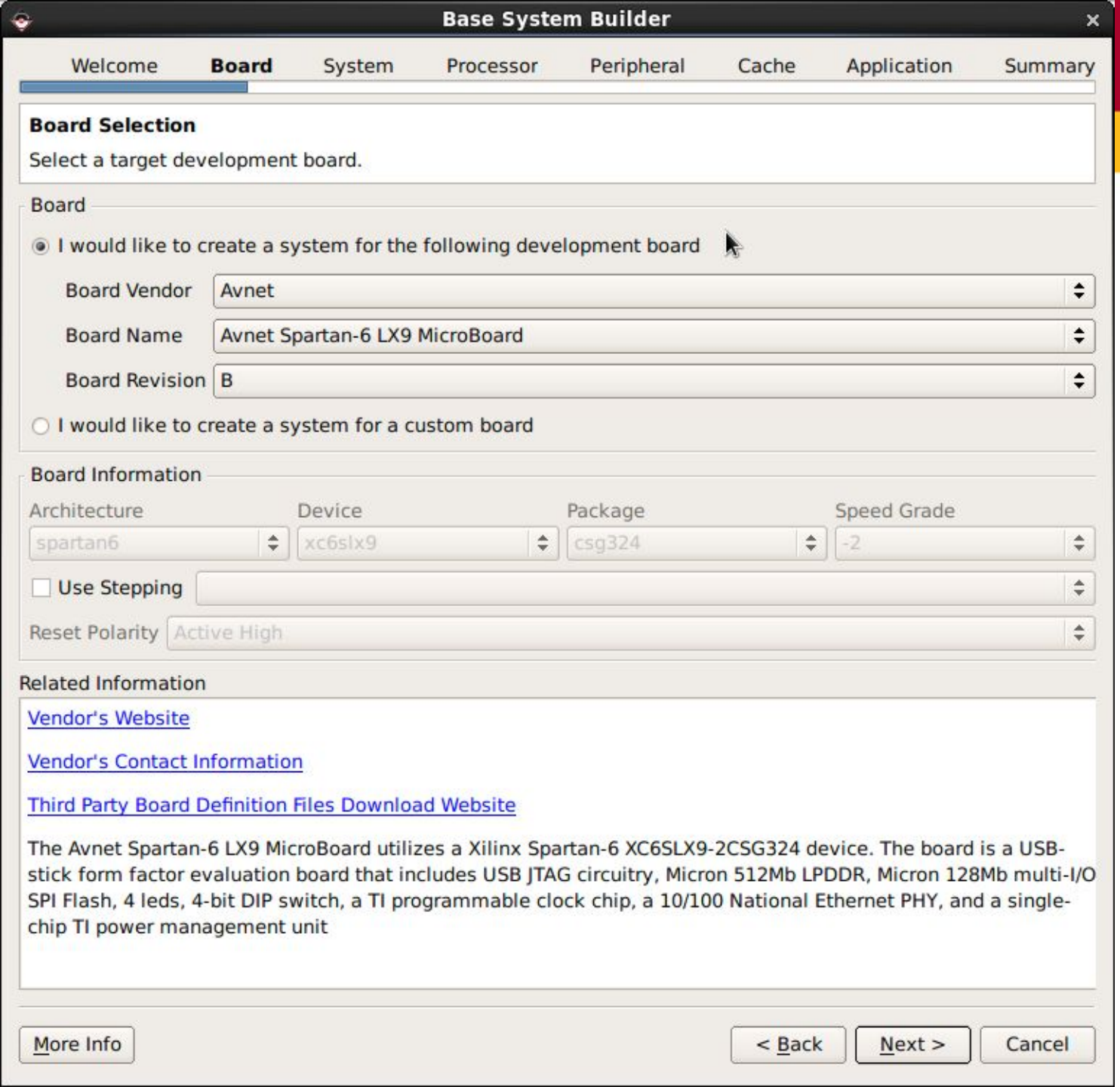


Seleccionamos dónde se guardará el proyecto

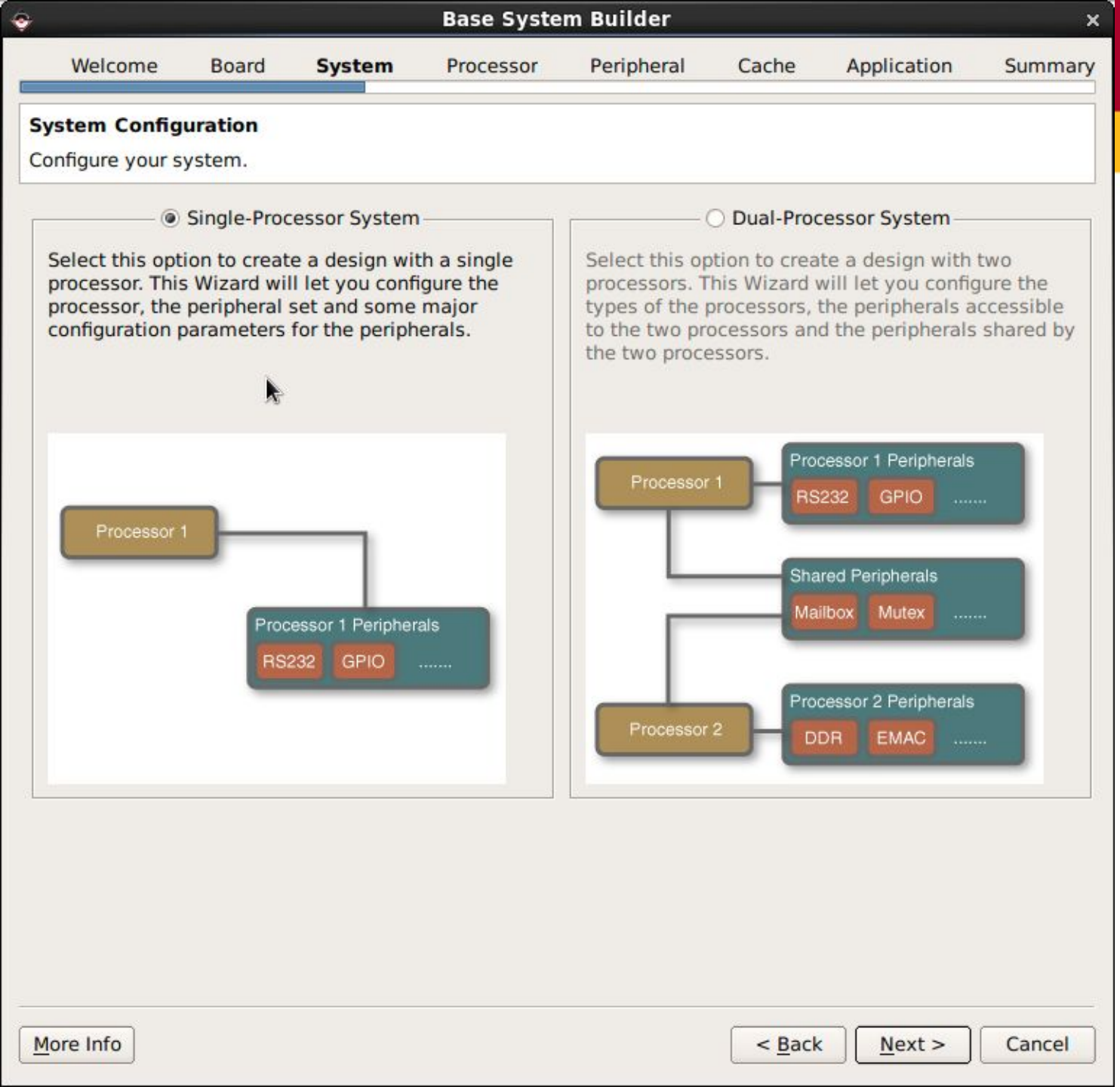
Creación del proyecto EDK



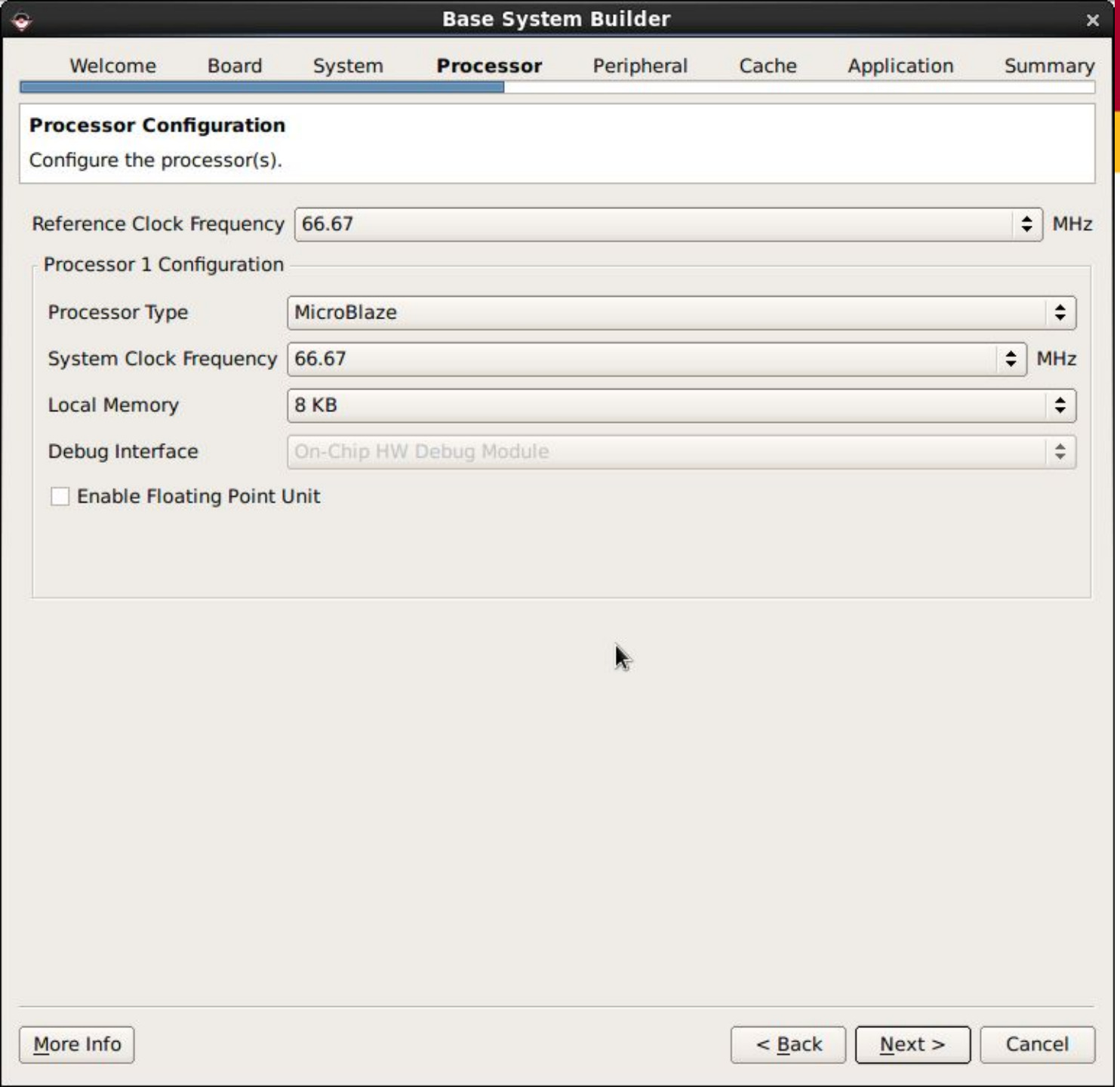
Seleccionamos “I would like to create a new design”



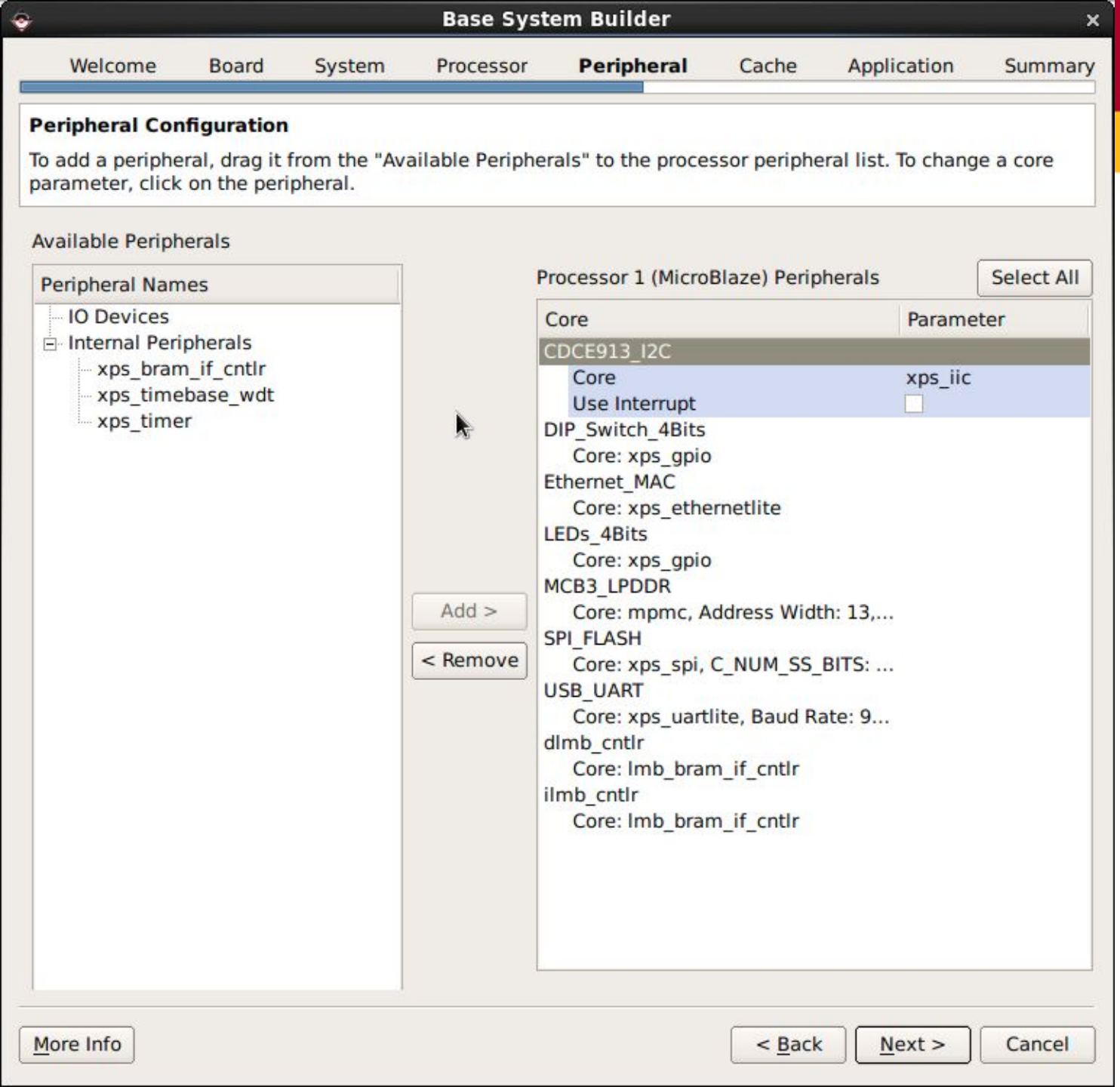
Seleccionar la tarjeta LX9 Microboard



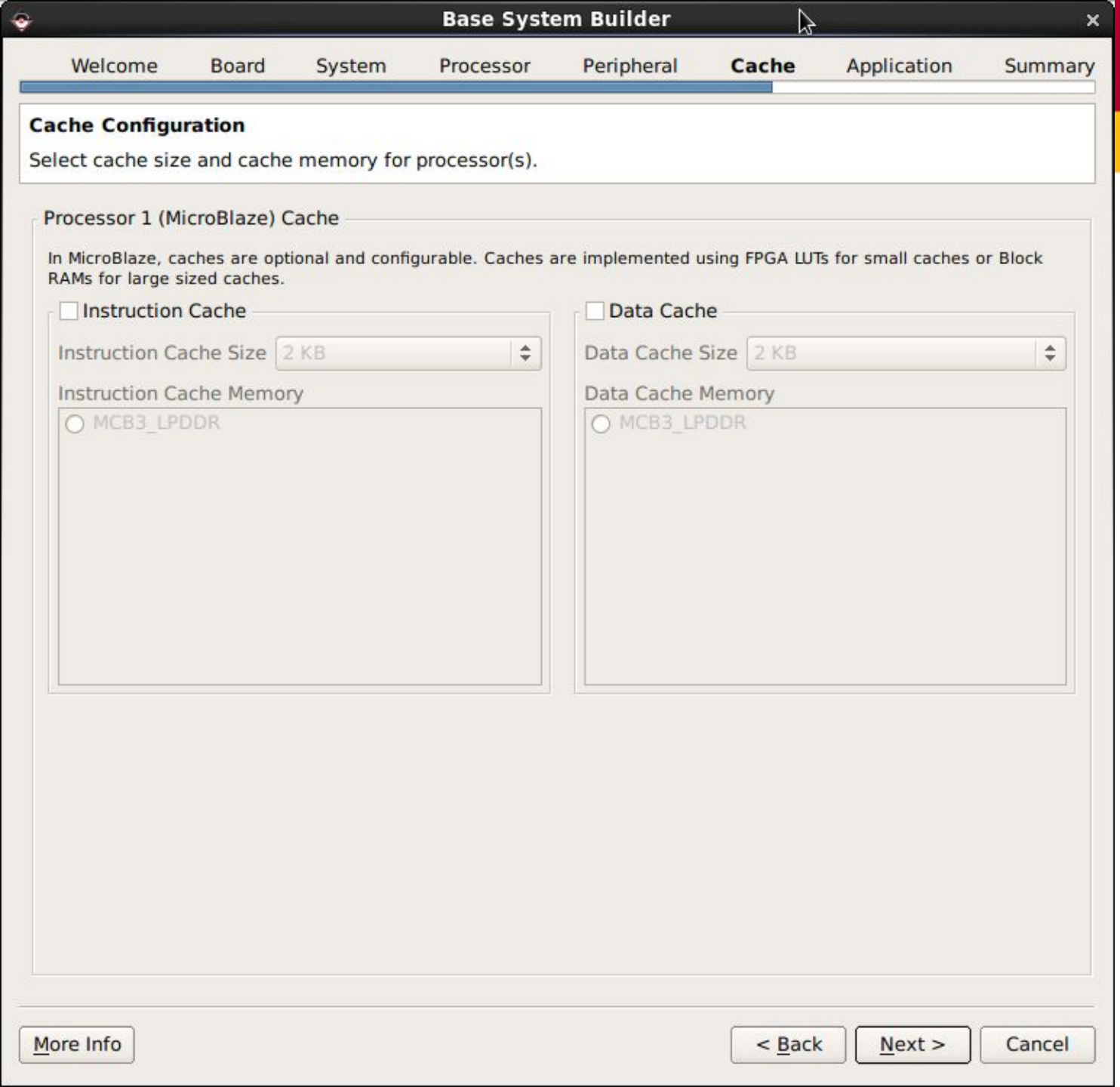
Seleccionar “Single Processor System”



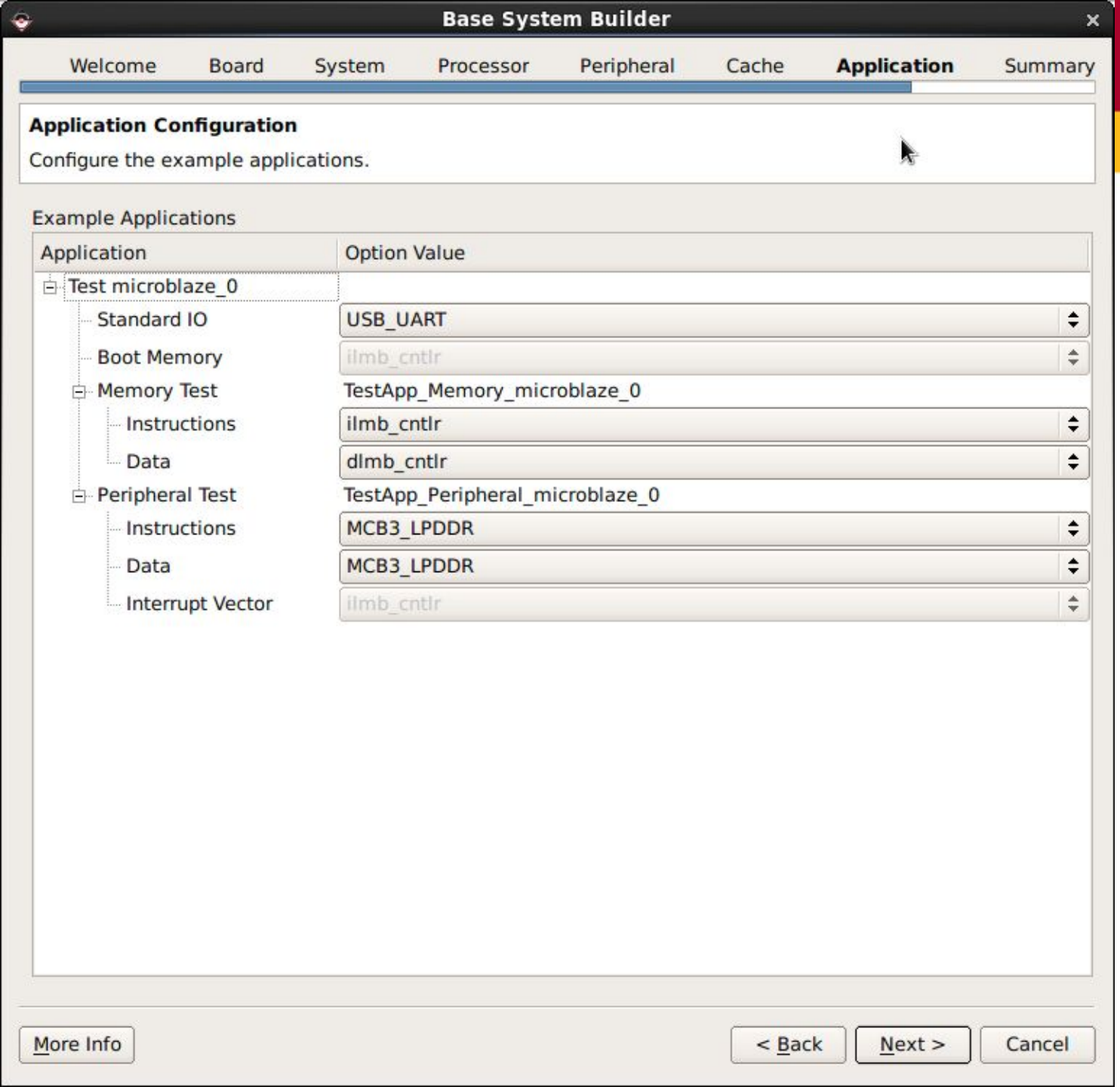
Configuración del procesador



Configuración de los periféricos



Configuración de las memorias caché

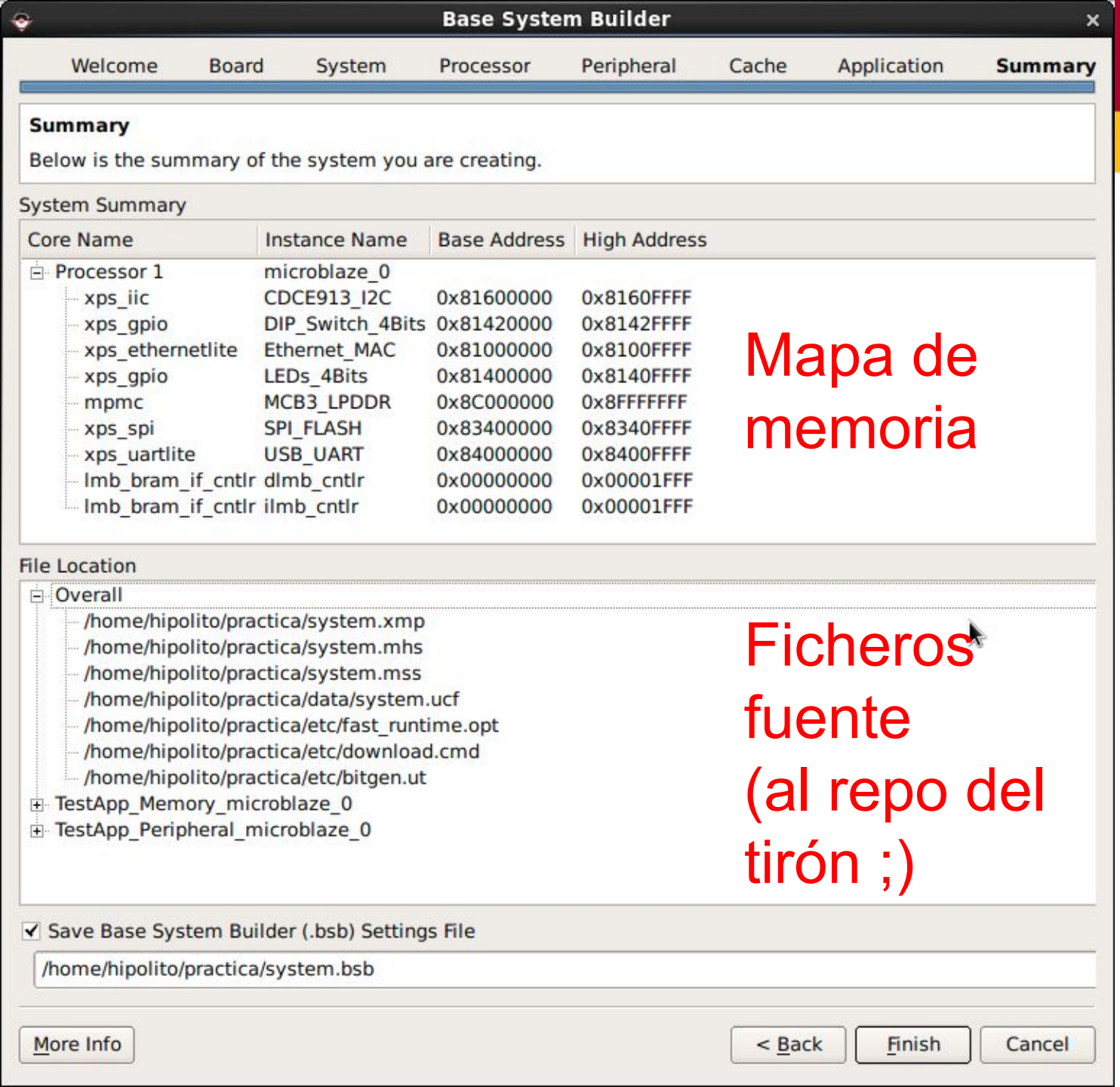


Configuración de las aplicaciones

Nótese:

stdio = UART

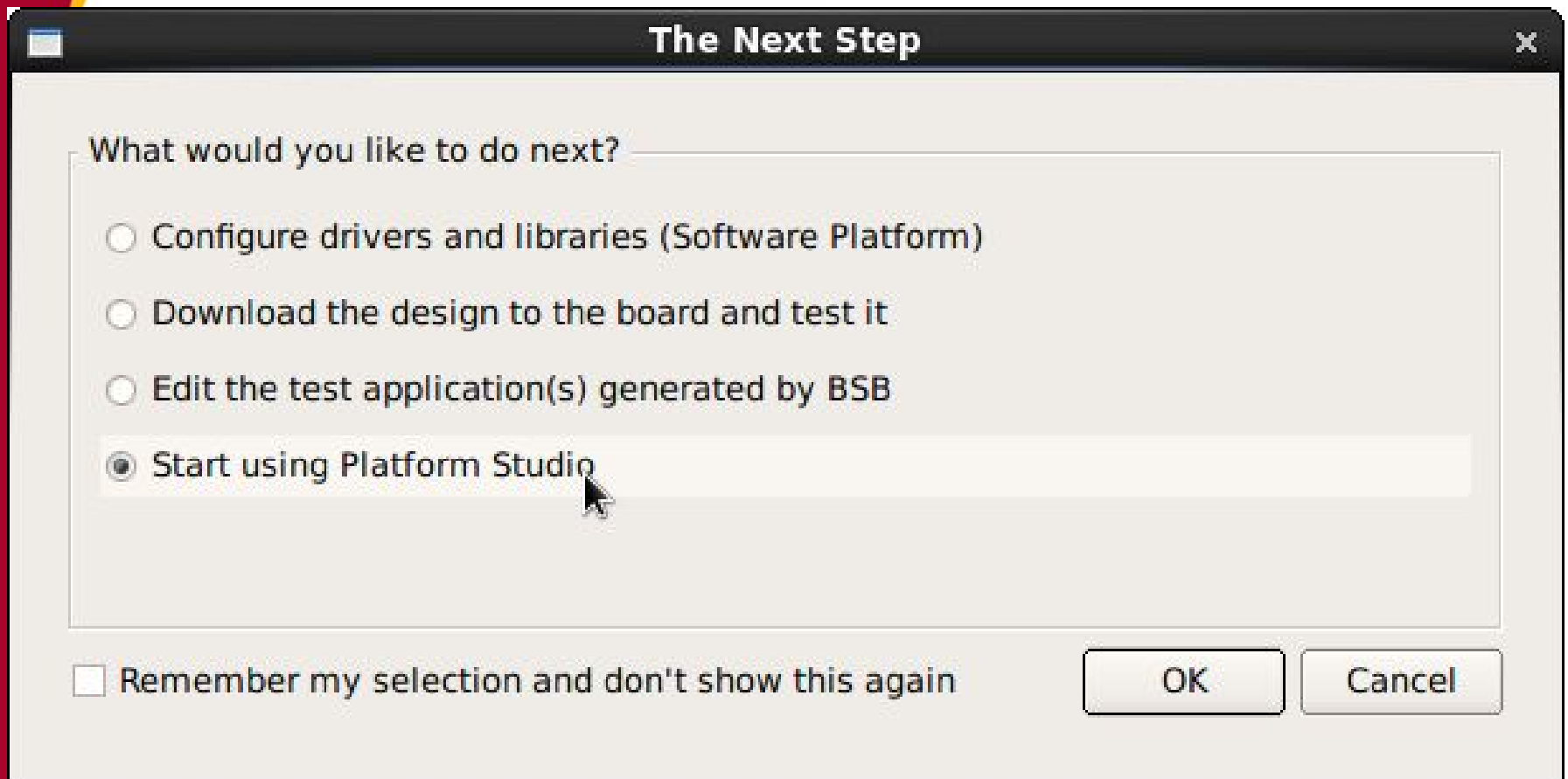
Instruction y data memory = BRAMs o DDR externa


Base System Builder
Welcome Board System Processor Peripheral Cache Application Summary
Summary
Below is the summary of the system you are creating.
System Summary
Core Name | Instance Name | Base Address | High Address
Processor 1 microblaze_0
xps_iic CDCE913_I2C 0x81600000 0x8160FFFF
xps_gpio DIP_Switch_4Bits 0x81420000 0x8142FFFF
xps_ethernetlite Ethernet_MAC 0x81000000 0x8100FFFF
xps_gpio LEDs_4Bits 0x81400000 0x8140FFFF
mpmc MCB3_LPDDR 0x8C000000 0x8FFFFFFF
xps_spi SPI_FLASH 0x83400000 0x8340FFFF
xps_uartlite USB_UART 0x84000000 0x8400FFFF
lmb_bram_if_cntlr dlmb_cntlr 0x00000000 0x00001FFF
lmb_bram_if_cntlr ilmb_cntlr 0x00000000 0x00001FFF
Mapa de memoria
File Location
Overall
/home/hipolito/practica/system.xmp
/home/hipolito/practica/system.mhs
/home/hipolito/practica/system.mss
/home/hipolito/practica/data/system.ucf
/home/hipolito/practica/etc/fast_runtime.opt
/home/hipolito/practica/etc/download.cmd
/home/hipolito/practica/etc/bitgen.ut
TestApp_Memory_microblaze_0
TestApp_Peripheral_microblaze_0
Ficheros fuente (al repo del tirón ;)
Save Base System Builder (.bsb) Settings File
/home/hipolito/practica/system.bsb
More Info
< Back
Finish
Cancel

Resumen

Creación del proyecto EDK

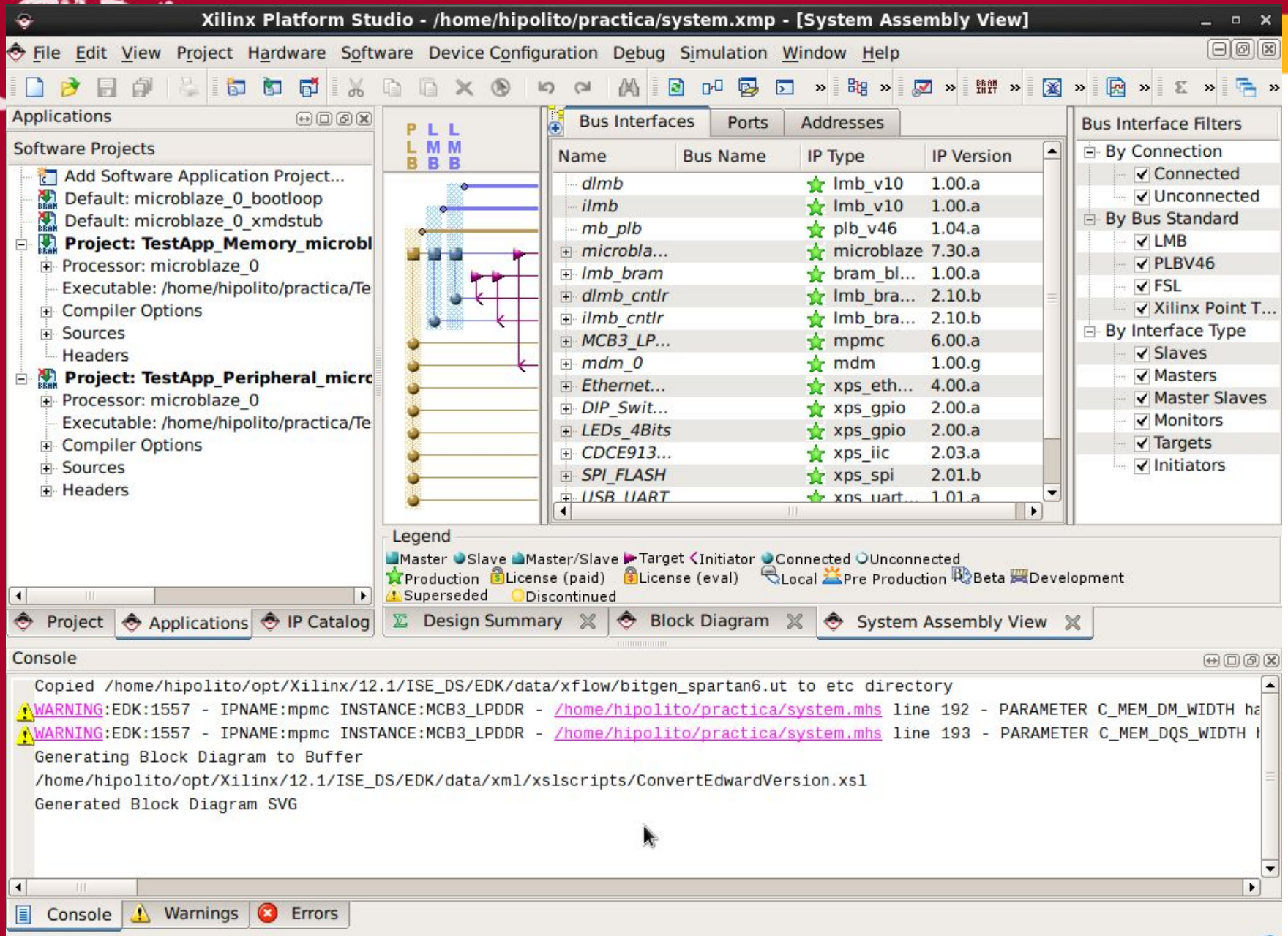
Seleccionamos ‘Start using Platform Studio’



Contenido

- Adición del BSP de la LX9 a EDK
- Creación del proyecto de EDK
- Secciones importantes de EDK
- Creación de un periférico GPIO

Ventana principal de XPS

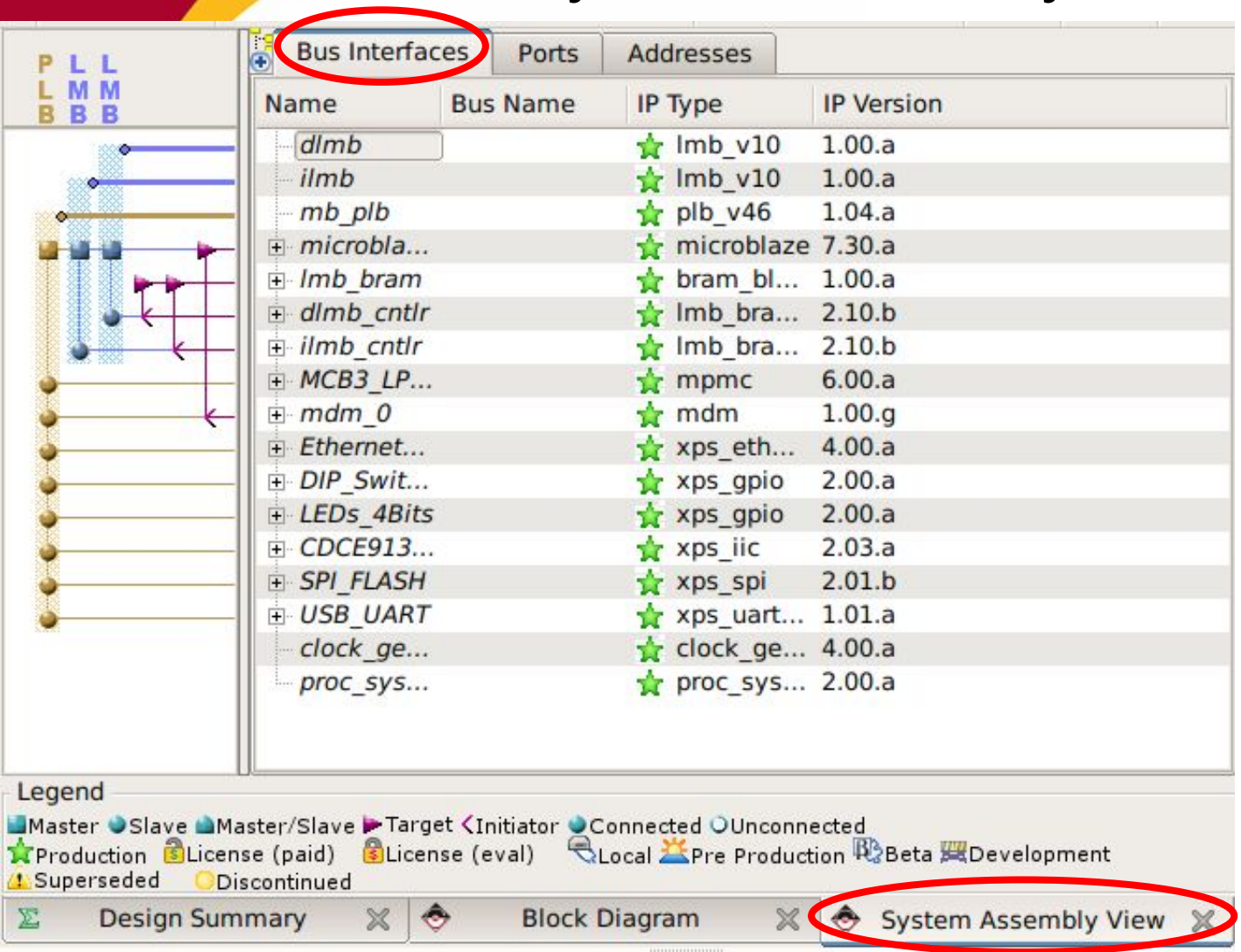


Secciones importantes

Por la consola veremos los warnings y errores

Secciones importantes

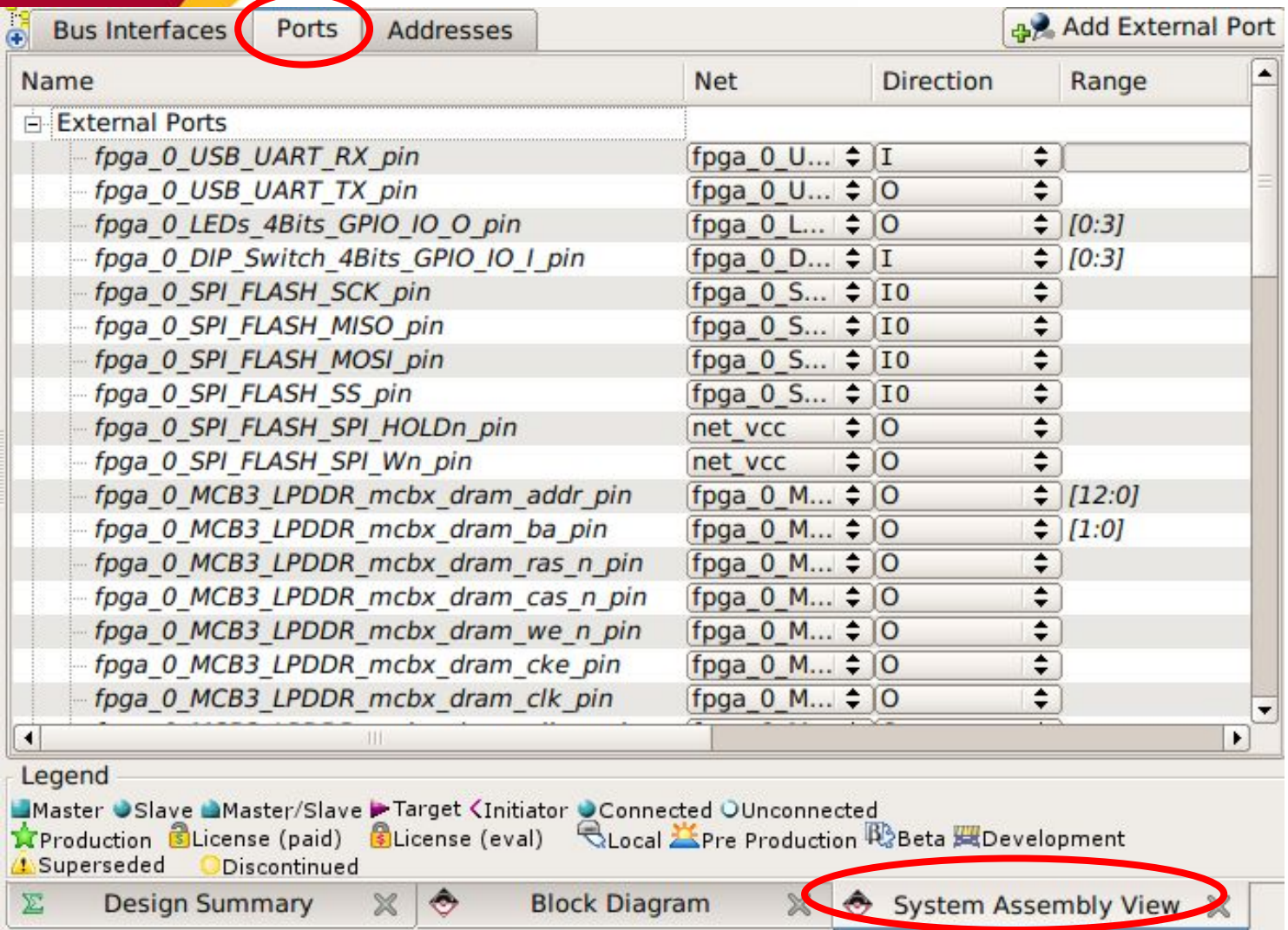
System Assembly View - Bus Interfaces



Interfaces

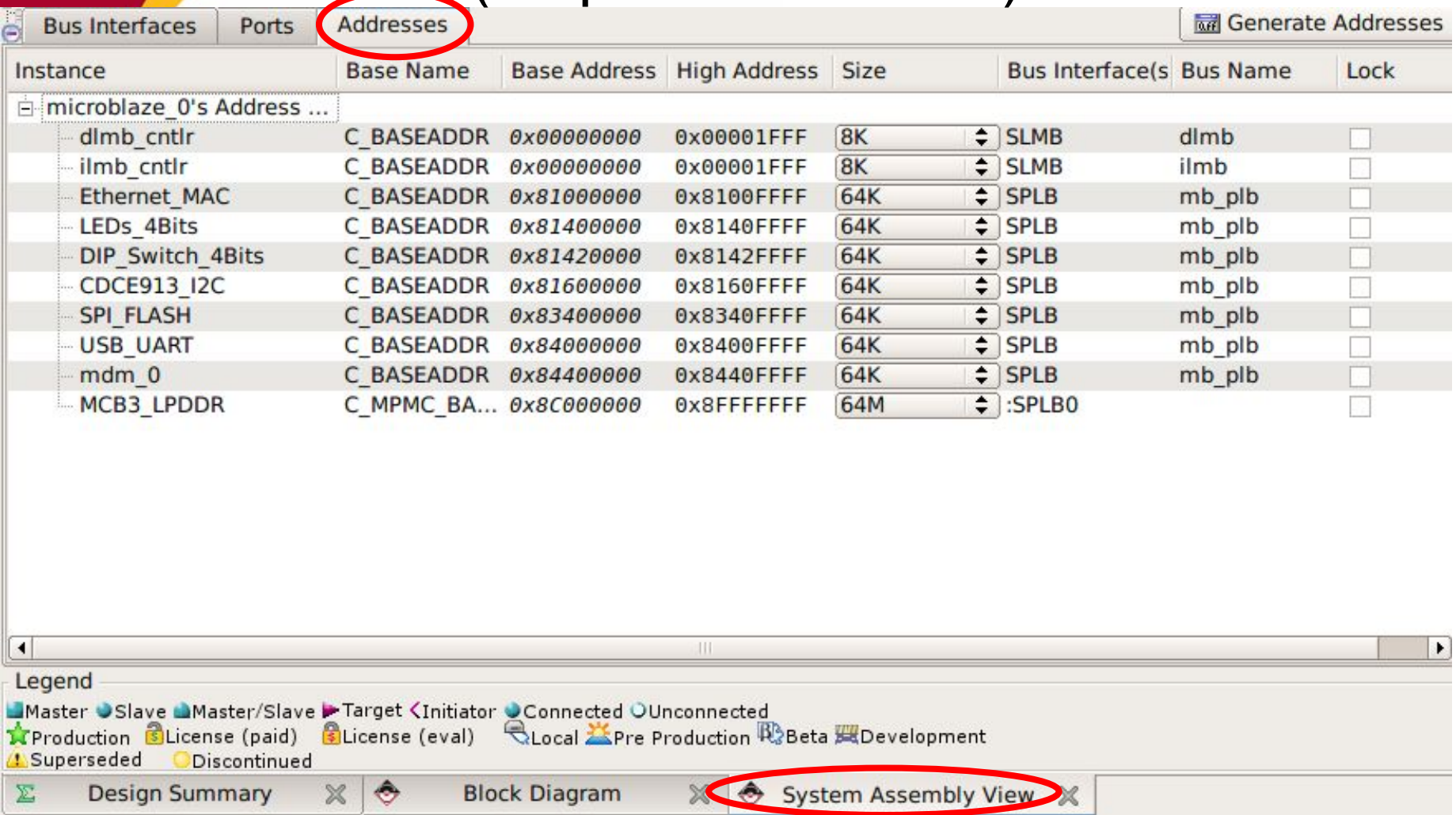
Secciones importantes

System Assembly View - Ports



Secciones importantes

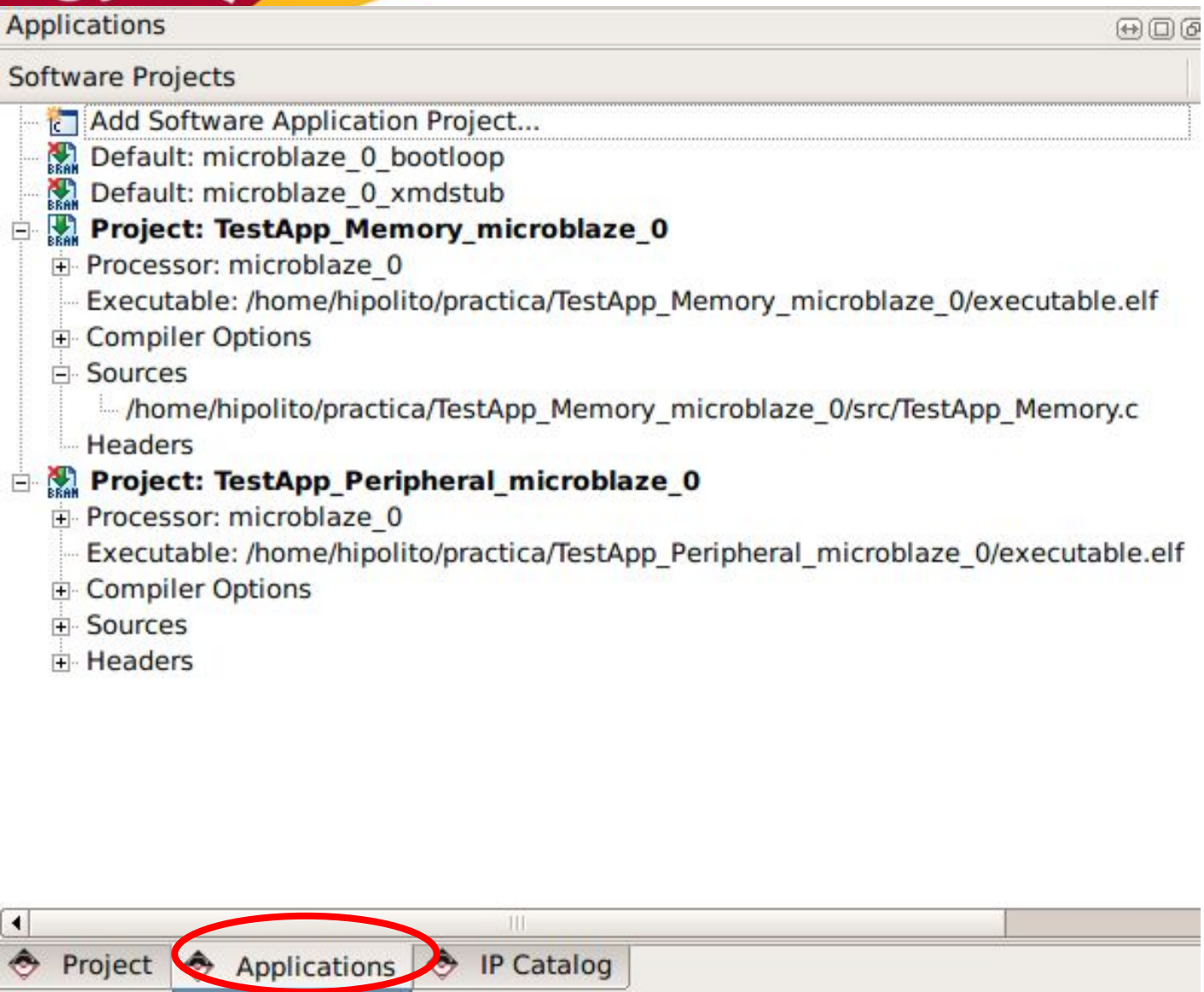
System Assembly View - Addresses (mapa de memoria)



Secciones importantes

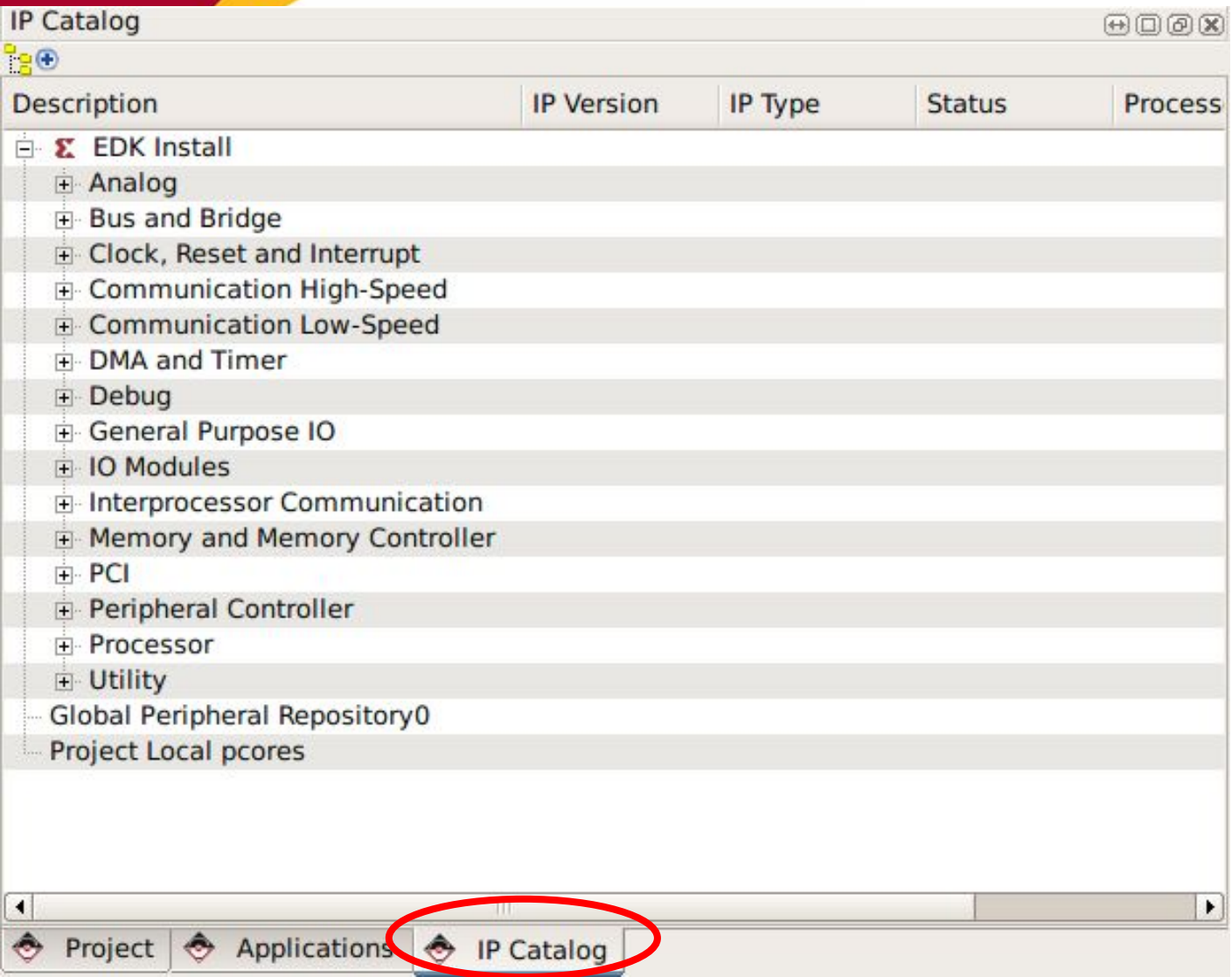
Project: Ficheros de configuración y opciones del proyecto

Secciones importantes



Applications: Aplicaciones software, códigos fuente y opciones de compilación

Secciones importantes

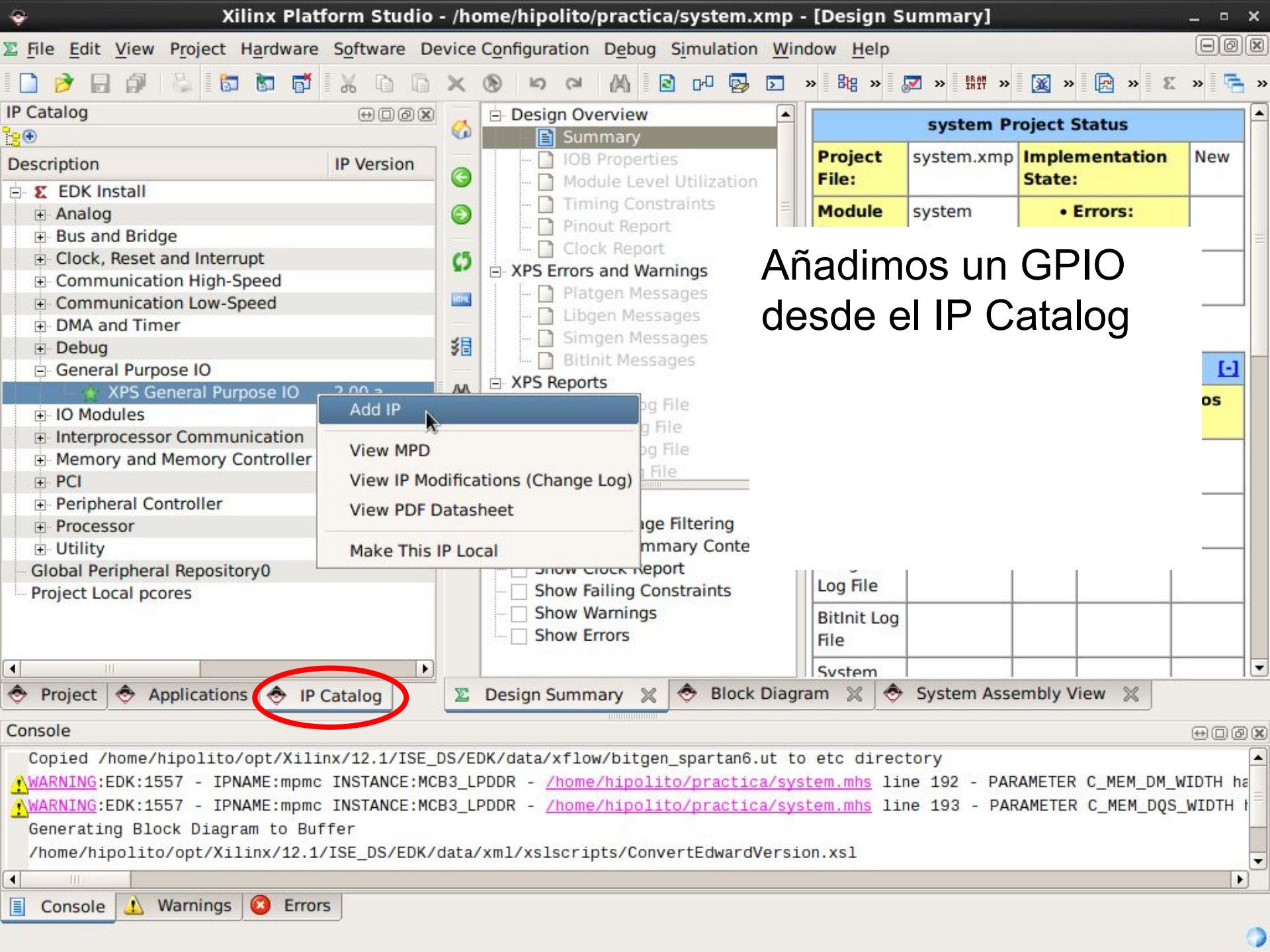


IP Catalog:

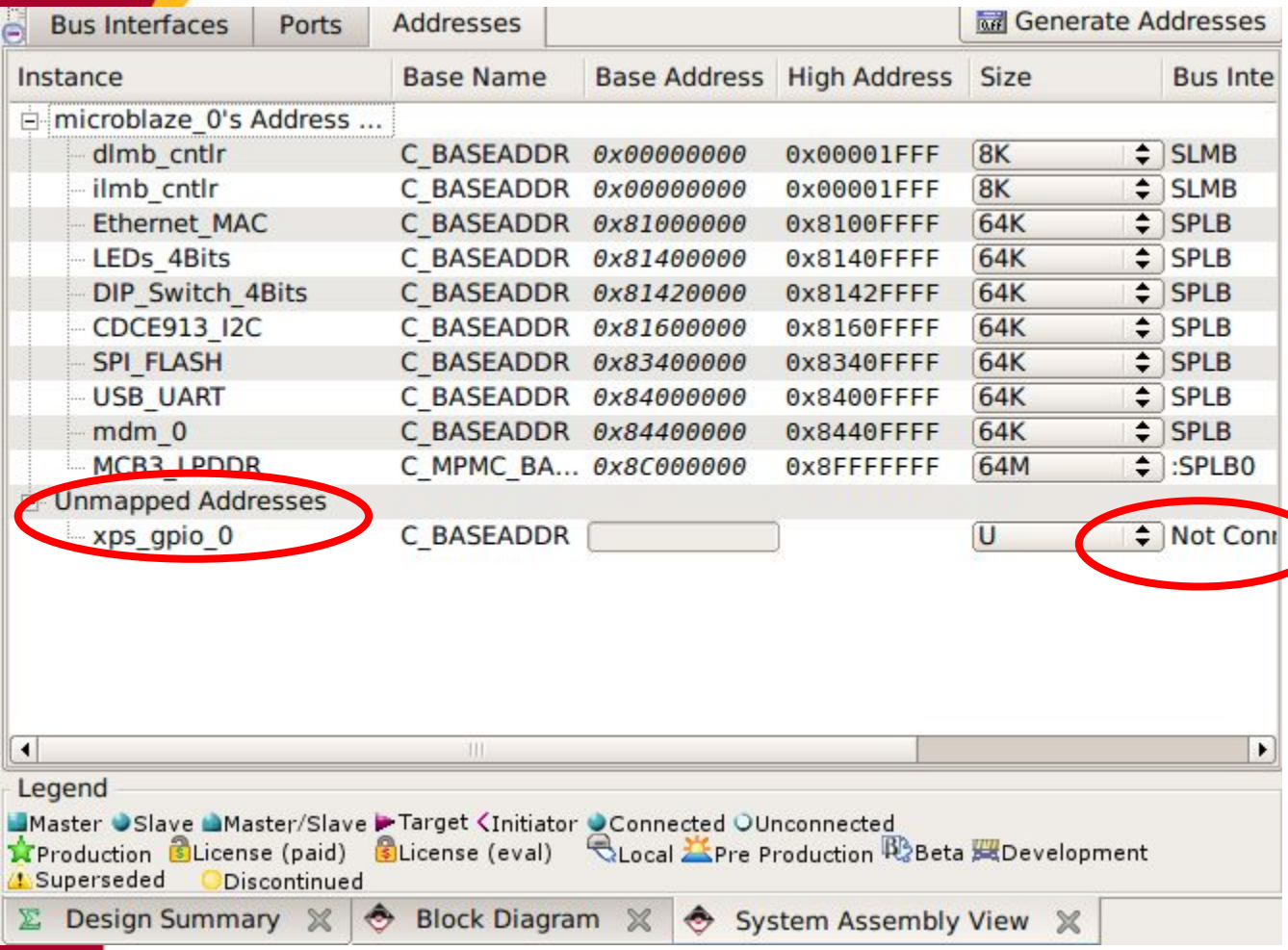
Catálogo de IP cores (periféricos) para Microblaze

Contenido

- Adición del BSP de la LX9 a EDK
- Creación del proyecto de EDK
- Secciones importantes de EDK
- Creación de un periférico GPIO

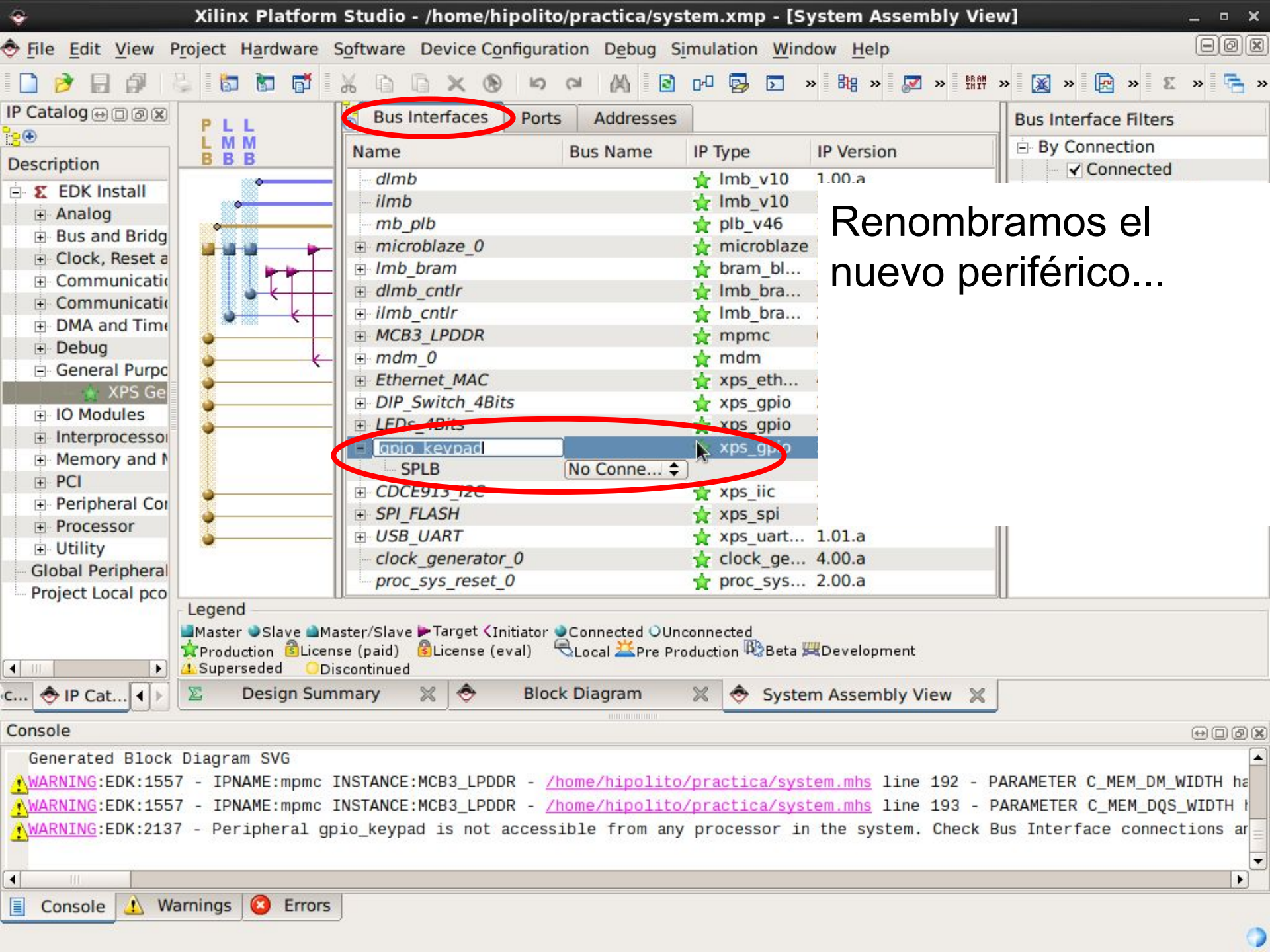

Xilinx Platform Studio - /home/hipolito/practica/system.xmp - [Design Summary]
File Edit View Project Hardware Software Device Configuration Debug Simulation Window Help
IP Catalog
Description
IP Version
EDK Install
Analog
Bus and Bridge
Clock, Reset and Interrupt
Communication High-Speed
Communication Low-Speed
DMA and Timer
Debug
General Purpose IO
XPS General Purpose IO
IO Modules
Interprocessor Communication
Memory and Memory Controller
PCI
Peripheral Controller
Processor
Utility
Global Peripheral Repository0
Project Local pcores
Add IP
View MPD
View IP Modifications (Change Log)
View PDF Datasheet
Make This IP Local
Design Overview
Summary
IOB Properties
Module Level Utilization
Timing Constraints
Pinout Report
Clock Report
XPS Errors and Warnings
Platgen Messages
Libgen Messages
Simgen Messages
BitInit Messages
XPS Reports
Show Failing Constraints
Show Warnings
Show Errors
system Project Status
Project File:
system.xmp
Implementation State:
New
Module
system
• Errors:
Log File
BitInit Log File
Añadimos un GPIO desde el IP Catalog
Project
Applications
IP Catalog
Design Summary
Block Diagram
System Assembly View
Console
Copied /home/hipolito/opt/Xilinx/12.1/ISE_DS/EDK/data/xflow/bitgen_spartan6.ut to etc directory
WARNING:EDK:1557 - IPNAME:mpmc INSTANCE:MCB3_LPDDR - /home/hipolito/practica/system.mhs line 192 - PARAMETER C_MEM_DM_WIDTH
WARNING:EDK:1557 - IPNAME:mpmc INSTANCE:MCB3_LPDDR - /home/hipolito/practica/system.mhs line 193 - PARAMETER C_MEM_DQS_WIDTH
Generating Block Diagram to Buffer
/home/hipolito/opt/Xilinx/12.1/ISE_DS/EDK/data/xml/xslscripts/ConvertEdwardVersion.xsl
Console
Warnings
Errors

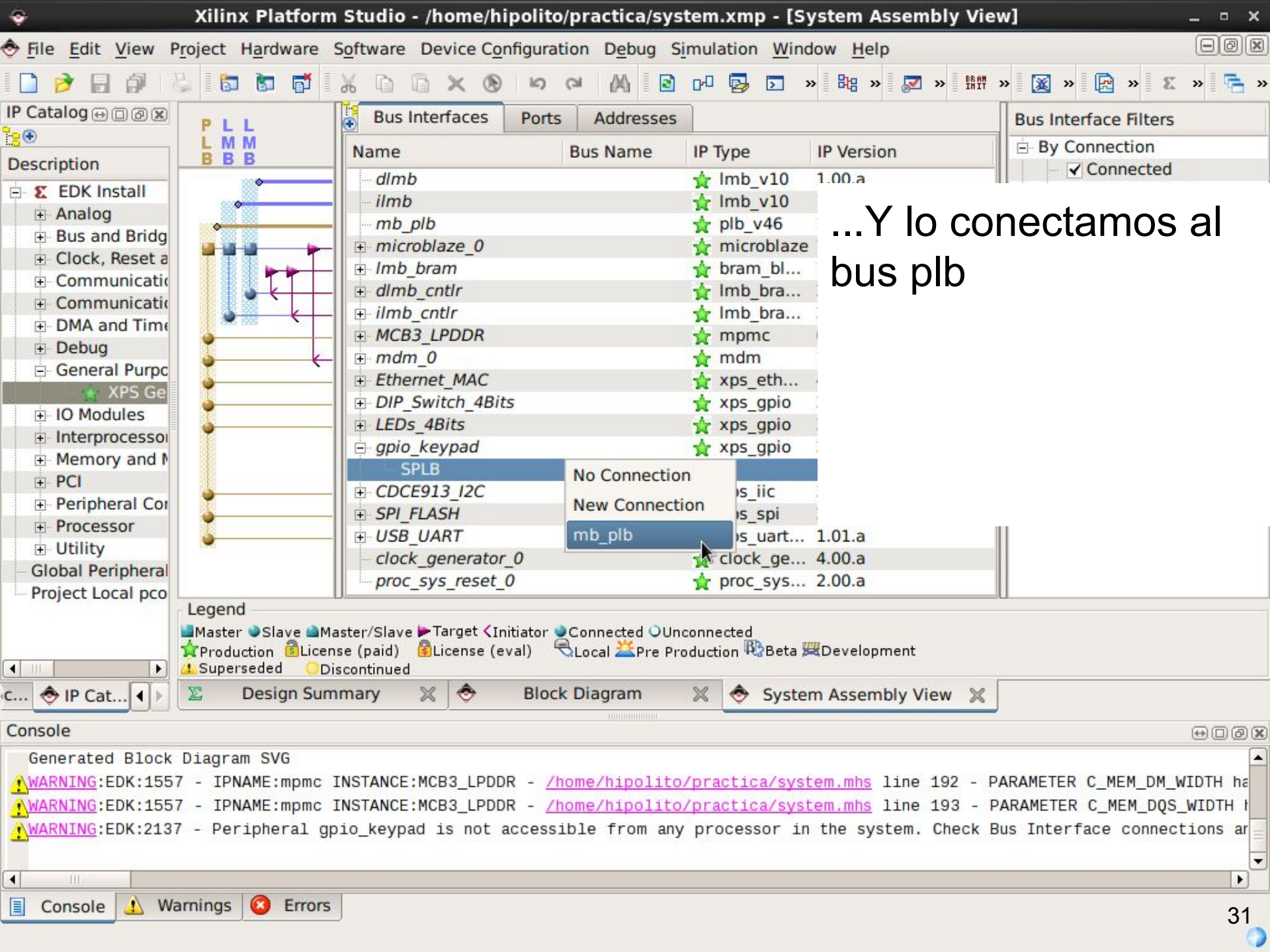
Creación de un periférico GPIO

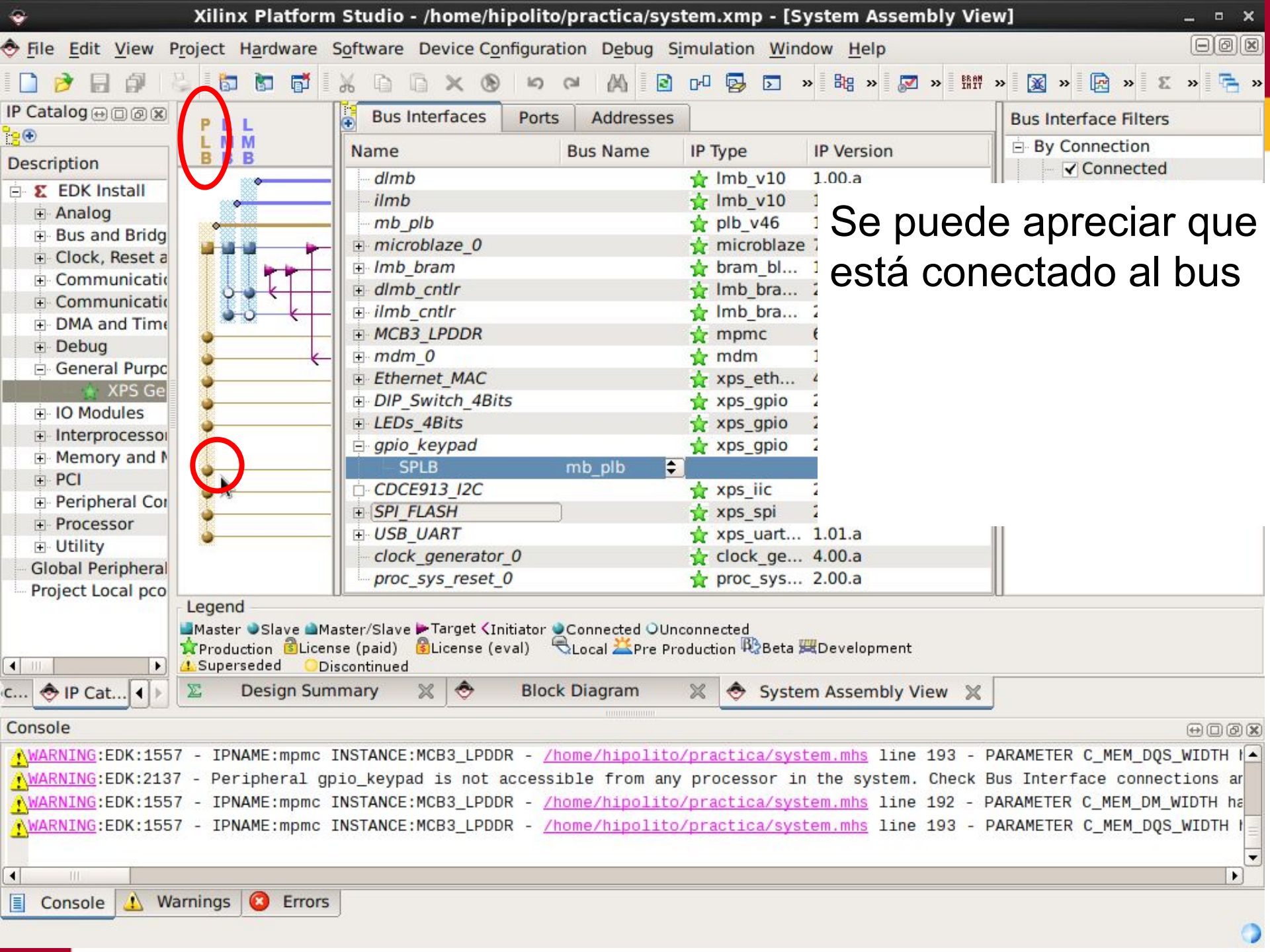


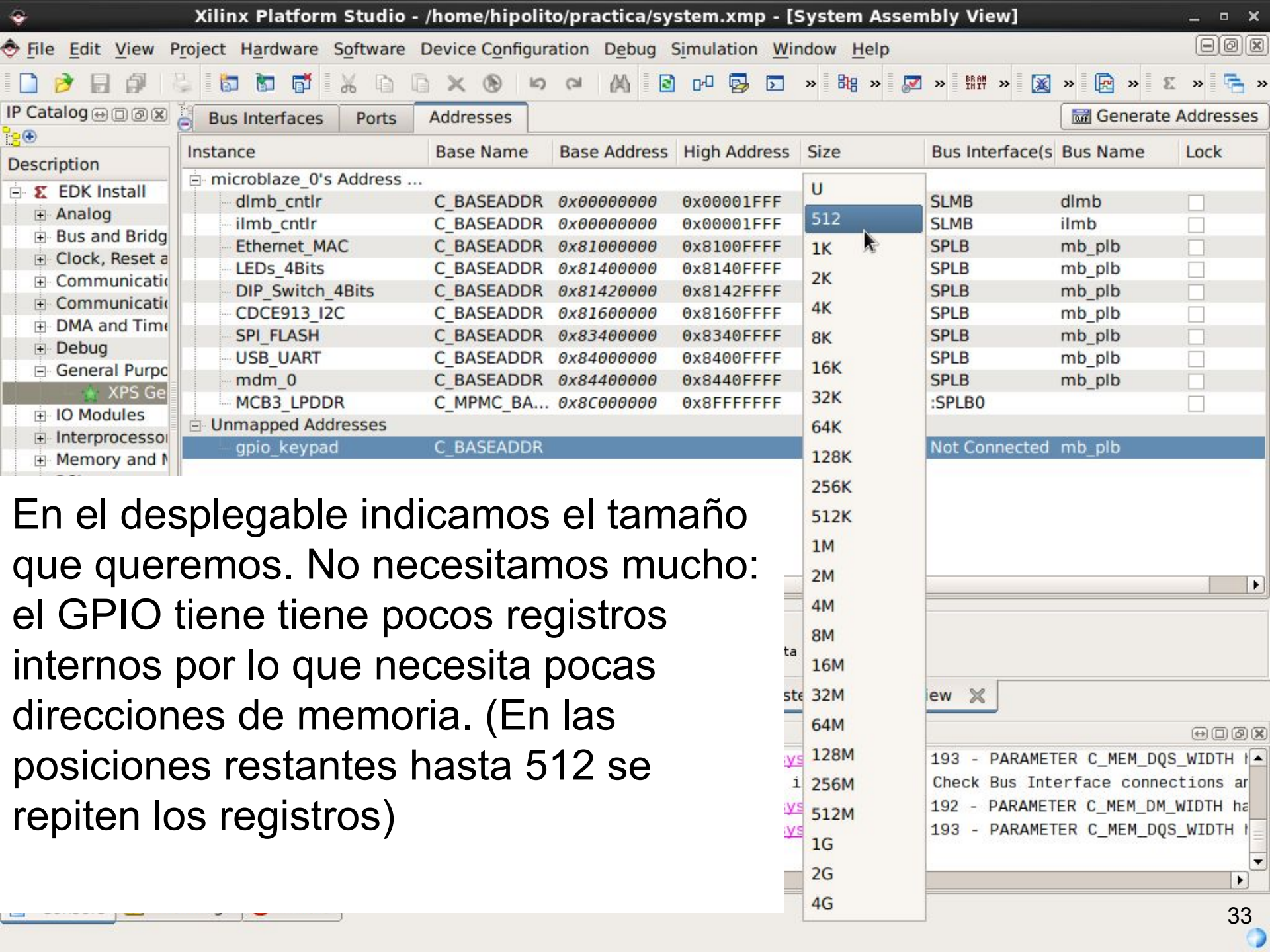
Que esté en 'Unmapped Addresses' significa que no está accesible en el mapa de memoria

Not connected to SPLB (or any other bus)

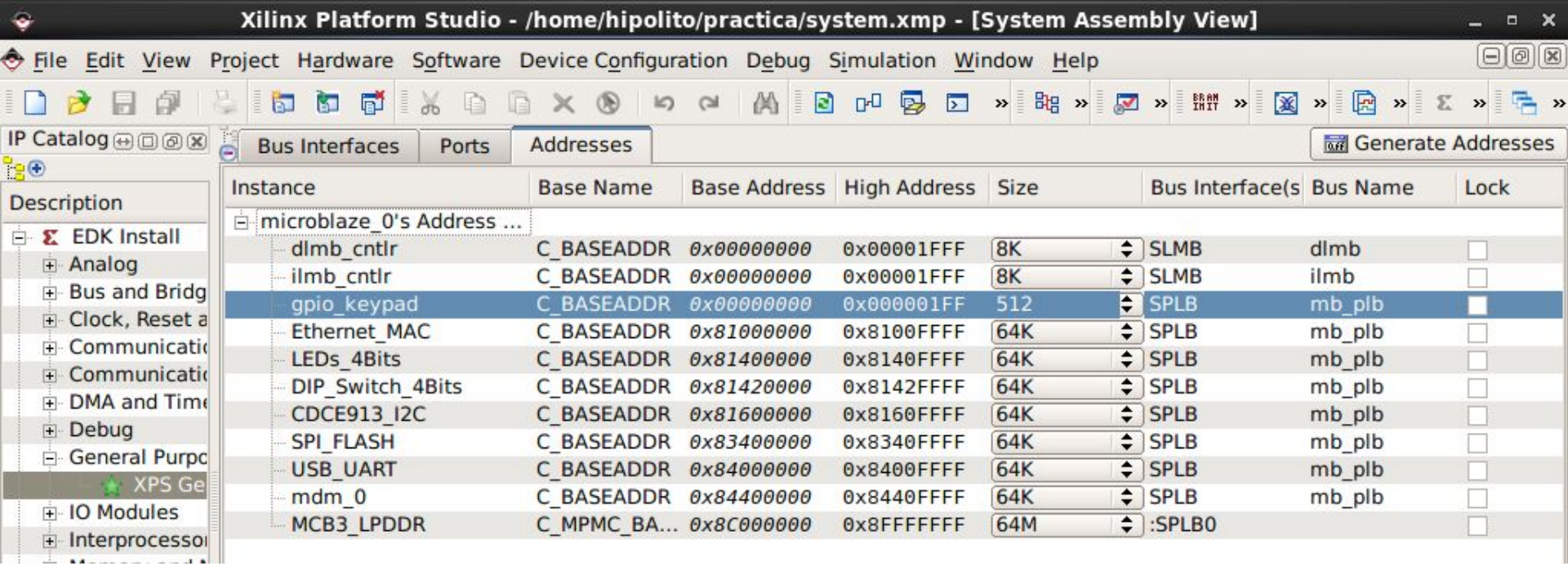

Xilinx Platform Studio - /home/hipolito/practica/system.xmp - [System Assembly View]
File Edit View Project Hardware Software Device Configuration Debug Simulation Window Help
IP Catalog
Description
EDK Install
Analog
Bus and Bridg
Clock, Reset a
Communicatic
Communicatic
DMA and Time
Debug
General Purpc
XPS Ge
IO Modules
Interprocesso
Memory and M
PCI
Peripheral Cor
Processor
Utility
Global Peripheral
Project Local pco
Bus Interfaces
Ports
Addresses
Name
Bus Name
IP Type
IP Version
dlmb
lmb_v10
1.00.a
ilmb
lmb_v10
mb_plb
plb_v46
microblaze_0
microblaze
lmb_bram
bram_bl...
dlmb_cntlr
lmb_bra...
ilmb_cntlr
lmb_bra...
MCB3_LPDDR
mpmc
mdm_0
mdm
Ethernet_MAC
xps_eth...
DIP_Switch_4Bits
xps_gpio
LEDs_4Bits
xps_gpio
gpio_keypad
xps_gpio
SPLB
No Conne...
CDCE913_I2C
xps_iic
SPI_FLASH
xps_spi
USB_UART
xps_uart...
1.01.a
clock_generator_0
clock_ge...
4.00.a
proc_sys_reset_0
proc_sys...
2.00.a
Bus Interface Filters
By Connection
Connected
Renombramos el nuevo periférico...
Legend
Master Slave Master/Slave Target Initiator Connected Unconnected
Production License (paid) License (eval) Local Pre Production Beta Development
Superseded Discontinued
IP Cat...
Design Summary
Block Diagram
System Assembly View
Console
Generated Block Diagram SVG
WARNING:EDK:1557 - IPNAME:mpmc INSTANCE:MCB3_LPDDR - /home/hipolito/practica/system.mhs line 192 - PARAMETER C_MEM_DM_WIDTH ha
WARNING:EDK:1557 - IPNAME:mpmc INSTANCE:MCB3_LPDDR - /home/hipolito/practica/system.mhs line 193 - PARAMETER C_MEM_DQS_WIDTH
WARNING:EDK:2137 - Peripheral gpio_keypad is not accessible from any processor in the system. Check Bus Interface connections ar
Console
Warnings
Errors


Xilinx Platform Studio - /home/hipolito/practica/system.xmp - [System Assembly View]
File Edit View Project Hardware Software Device Configuration Debug Simulation Window Help
IP Catalog
Description
EDK Install
Analog
Bus and Bridg
Clock, Reset a
Communicatic
Communicatic
DMA and Time
Debug
General Purpc
XPS Ge
IO Modules
Interprocesso
Memory and M
PCI
Peripheral Co
Processor
Utility
Global Peripheral
Project Local pco
Bus Interfaces
Ports
Addresses
Name
Bus Name
IP Type
IP Version
dlmb
lmb_v10
1.00.a
ilmb
lmb_v10
mb_plb
plb_v46
microblaze_0
microblaze
lmb_bram
bram_bl...
dlmb_cntlr
lmb_bra...
ilmb_cntlr
lmb_bra...
MCB3_LPDDR
mpmc
mdm_0
mdm
Ethernet_MAC
xps_eth...
DIP_Switch_4Bits
xps_gpio
LEDs_4Bits
xps_gpio
gpio_keypad
xps_gpio
SPLB
No Connection
New Connection
mb_plb
CDCE913_I2C
SPI_FLASH
USB_UART
clock_generator_0
clock_ge...
4.00.a
proc_sys_reset_0
proc_sys...
2.00.a
Bus Interface Filters
By Connection
Connected
...Y lo conectamos al bus plb
Legend
Master Slave Master/Slave Target Initiator Connected Unconnected
Production License (paid) License (eval) Local Pre Production Beta Development
Superseded Discontinued
IP Cat...
Design Summary
Block Diagram
System Assembly View
Console
Generated Block Diagram SVG
WARNING:EDK:1557 - IPNAME:mpmc INSTANCE:MCB3_LPDDR - /home/hipolito/practica/system.mhs line 192 - PARAMETER C_MEM_DM_WIDTH ha
WARNING:EDK:1557 - IPNAME:mpmc INSTANCE:MCB3_LPDDR - /home/hipolito/practica/system.mhs line 193 - PARAMETER C_MEM_DQS_WIDTH
WARNING:EDK:2137 - Peripheral gpio_keypad is not accessible from any processor in the system. Check Bus Interface connections ar
Console
Warnings
Errors

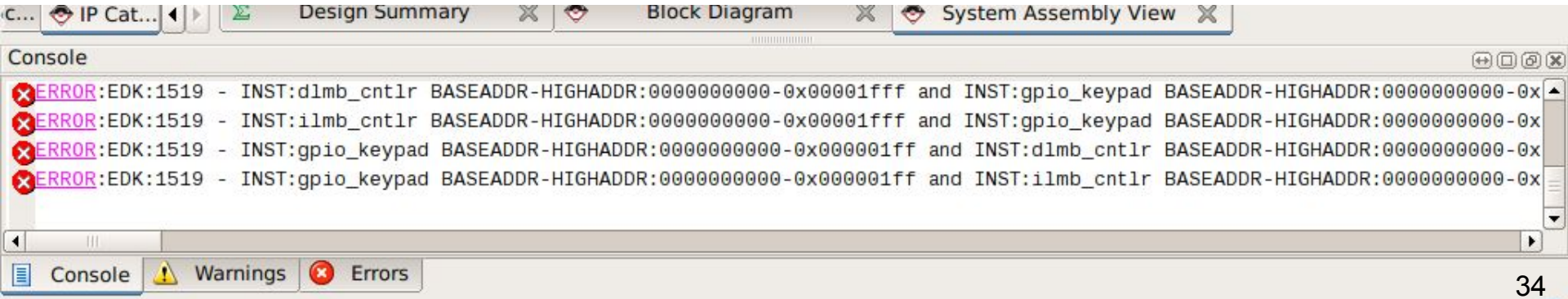

Xilinx Platform Studio - /home/hipolito/practica/system.xmp - [System Assembly View]
File Edit View Project Hardware Software Device Configuration Debug Simulation Window Help
IP Catalog
Description
EDK Install
Analog
Bus and Bridg
Clock, Reset a
Communicatio
Communicatio
DMA and Time
Debug
General Purpc
XPS Ge
IO Modules
Interprocesso
Memory and M
PCI
Peripheral Co
Processor
Utility
Global Peripheral
Project Local pco
Bus Interfaces
Ports
Addresses
Name
Bus Name
IP Type
IP Version
dlmb
lmb_v10
1.00.a
ilmb
lmb_v10
mb_plb
plb_v46
microblaze_0
microblaze
lmb_bram
bram_bl...
dlmb_cntlr
lmb_bra...
ilmb_cntlr
lmb_bra...
MCB3_LPDDR
mpmc
mdm_0
mdm
Ethernet_MAC
xps_eth...
DIP_Switch_4Bits
xps_gpio
LEDs_4Bits
xps_gpio
gpio_keypad
xps_gpio
SPLB
mb_plb
CDCE913_I2C
xps_iic
SPI_FLASH
xps_spi
USB_UART
xps_uart...
1.01.a
clock_generator_0
clock_ge...
4.00.a
proc_sys_reset_0
proc_sys...
2.00.a
Bus Interface Filters
By Connection
Connected
Se puede apreciar que está conectado al bus
Legend
Master Slave Master/Slave Target Initiator Connected Unconnected
Production License (paid) License (eval) Local Pre Production Beta Development
Superseded Discontinued
IP Cat...
Design Summary
Block Diagram
System Assembly View
Console
WARNING:EDK:1557 - IPNAME:mpmc INSTANCE:MCB3_LPDDR - /home/hipolito/practica/system.mhs line 193 - PARAMETER C_MEM_DQS_WIDTH
WARNING:EDK:2137 - Peripheral gpio_keypad is not accessible from any processor in the system. Check Bus Interface connections ar
WARNING:EDK:1557 - IPNAME:mpmc INSTANCE:MCB3_LPDDR - /home/hipolito/practica/system.mhs line 192 - PARAMETER C_MEM_DM_WIDTH ha
WARNING:EDK:1557 - IPNAME:mpmc INSTANCE:MCB3_LPDDR - /home/hipolito/practica/system.mhs line 193 - PARAMETER C_MEM_DQS_WIDTH
Console
Warnings
Errors

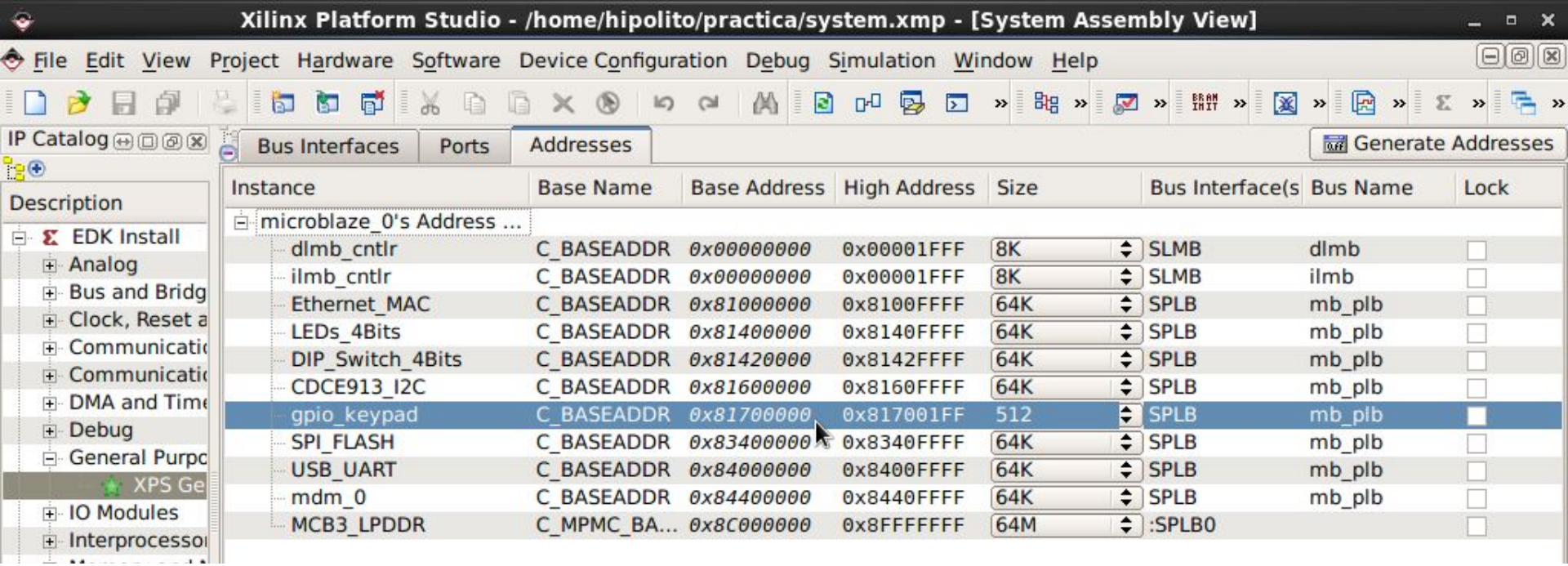


En el desplegable indicamos el tamaño que queremos. No necesitamos mucho: el GPIO tiene tiene pocos registros internos por lo que necesita pocas direcciones de memoria. (En las posiciones restantes hasta 512 se repiten los registros)

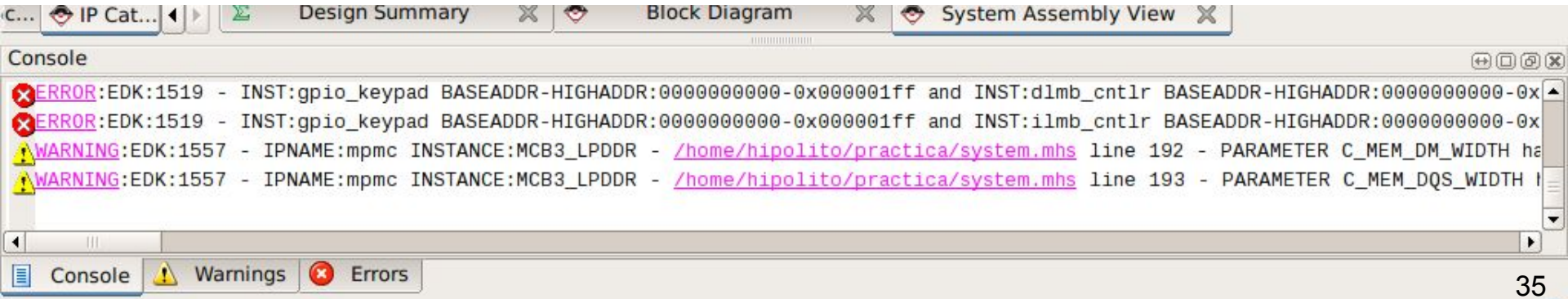


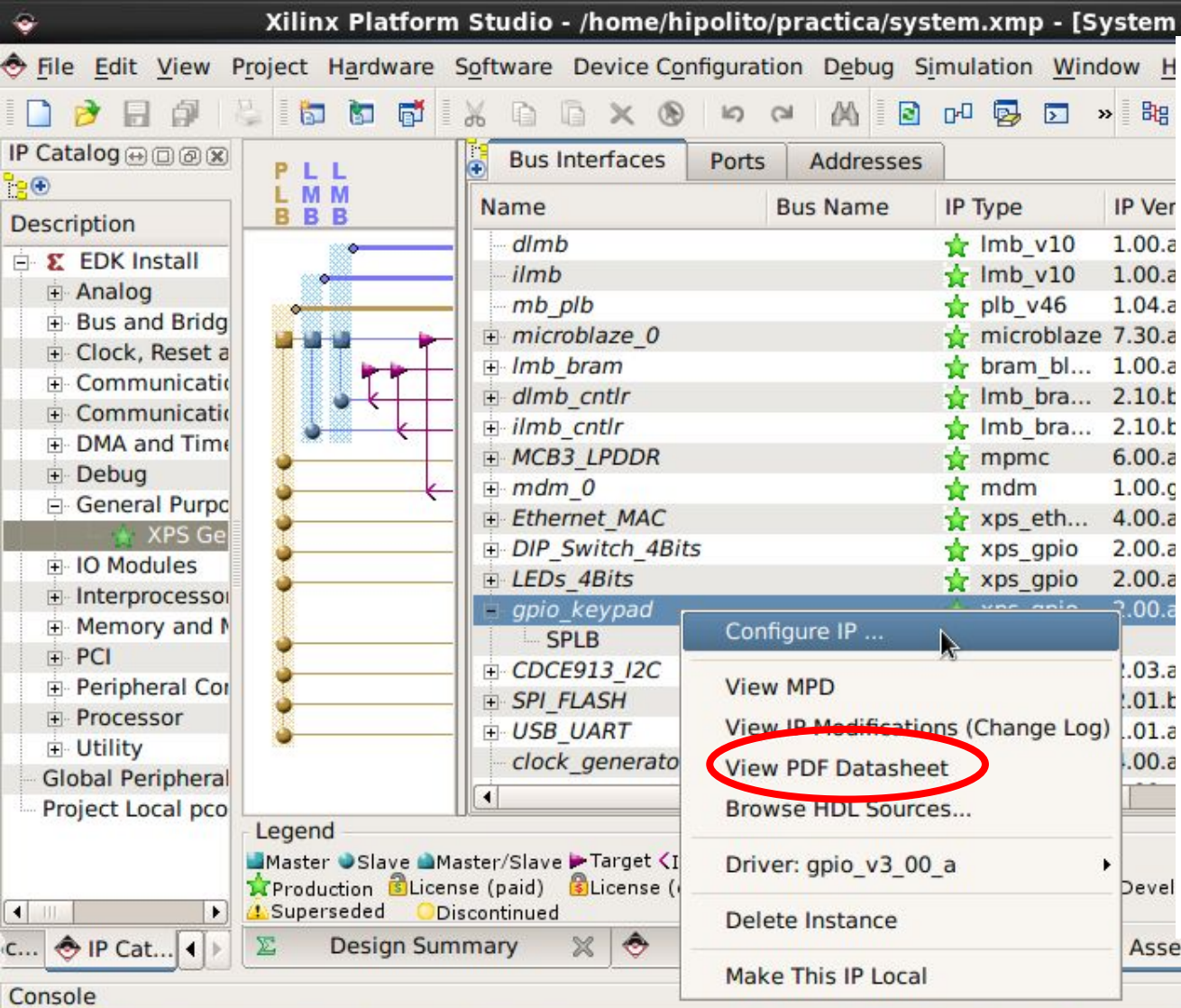
Ahora aparece en el mapa de memoria de microblaze, pero nos da errores porque el baseaddr 0x0 solapa con las memorias de datos e instrucciones





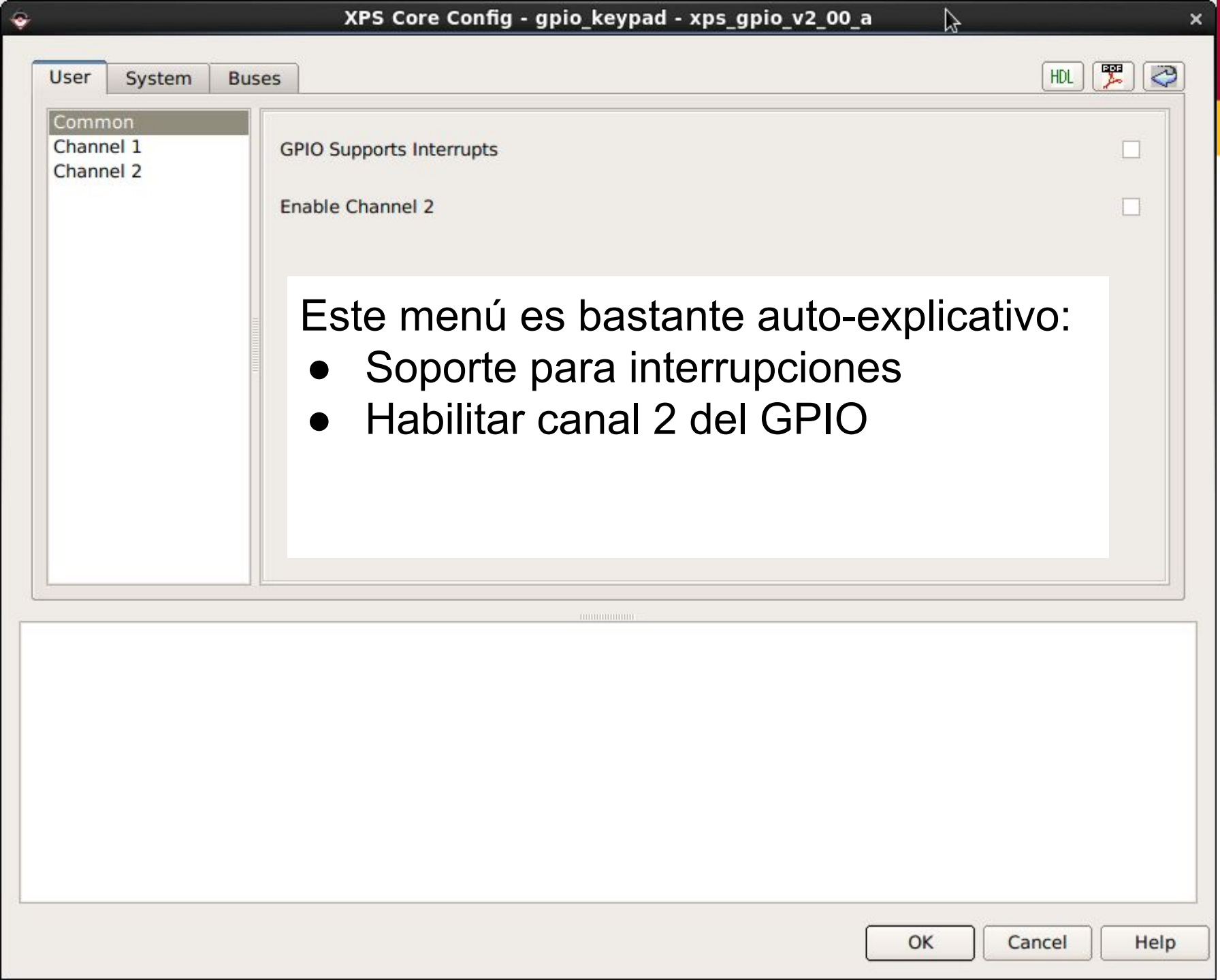
Asignamos una dirección base tal que el rango de direcciones (desde dirección base hasta dirección base + tamaño) no solape con ningún otro elemento ya existente en el mapa de memoria

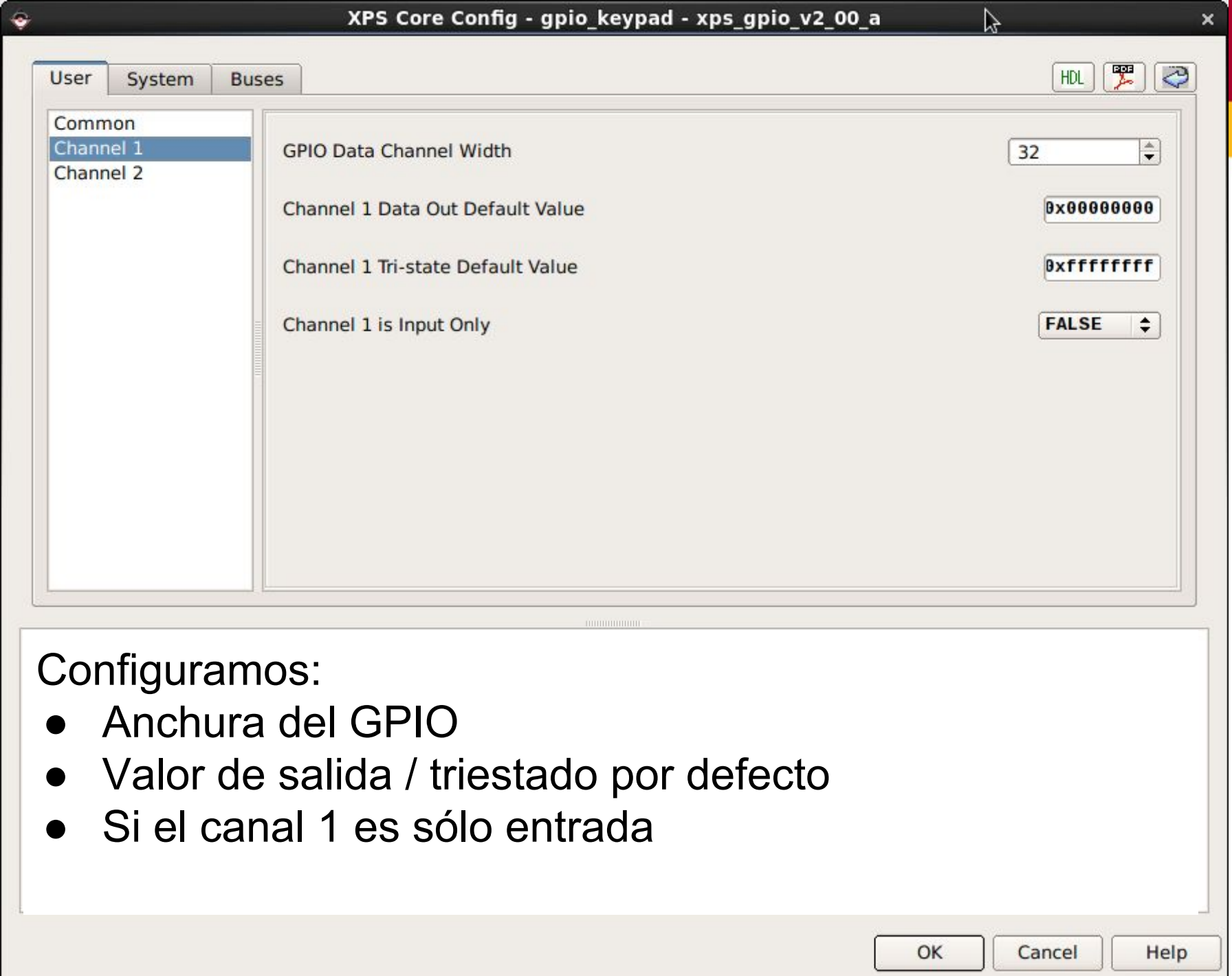




Ahora que tenemos el GPIO conectado al microblaze hacemos click derecho -> Configure IP …

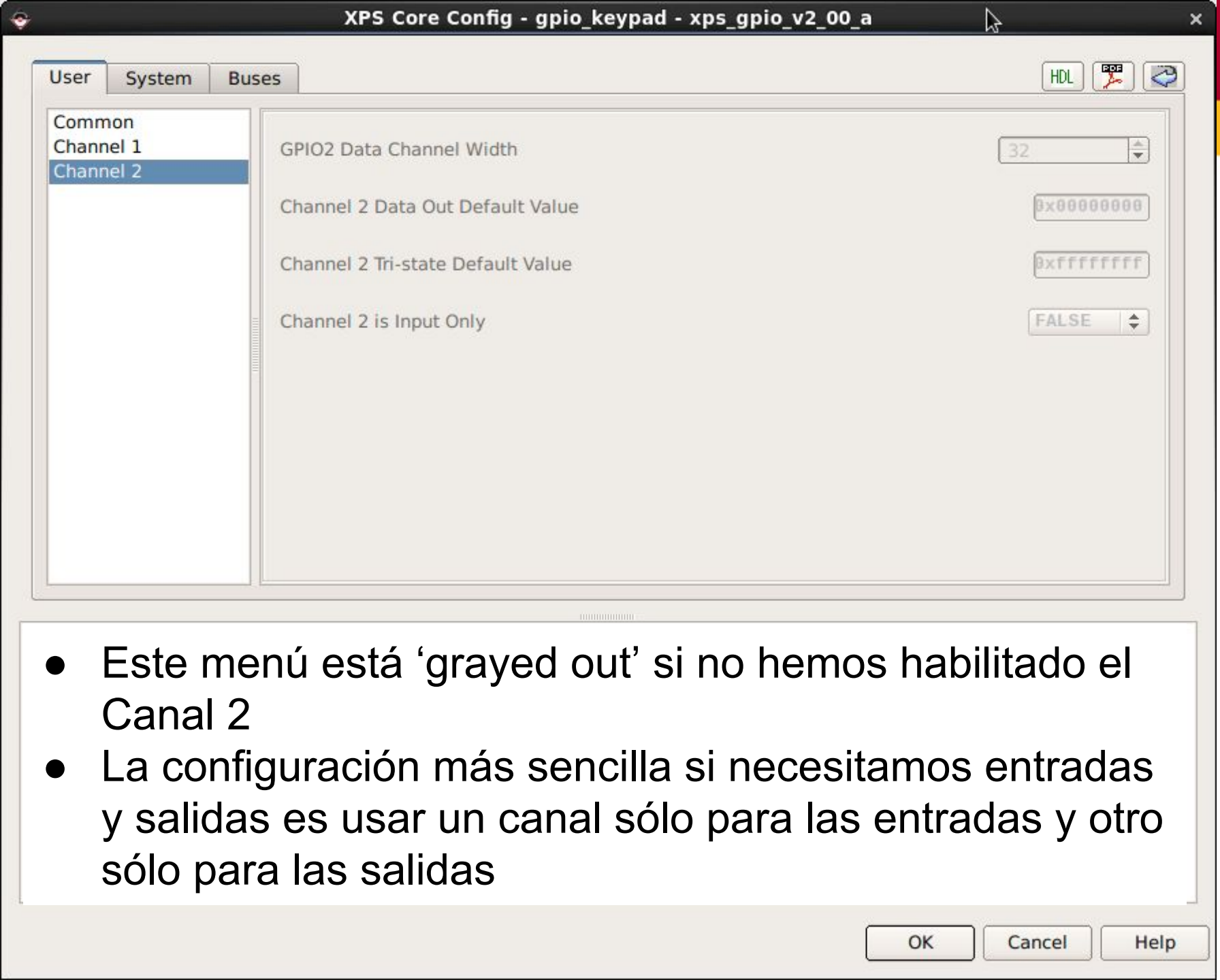
No os olvidéis de “View PDF Datasheet”


XPS Core Config - gpio_keypad - xps_gpio_v2_00_a
User
System
Buses
HDL
Common
Channel 1
Channel 2
GPIO Supports Interrupts
Enable Channel 2
Este menú es bastante auto-explicativo:
Soporte para interrupciones
Habilitar canal 2 del GPIO
OK
Cancel
Help

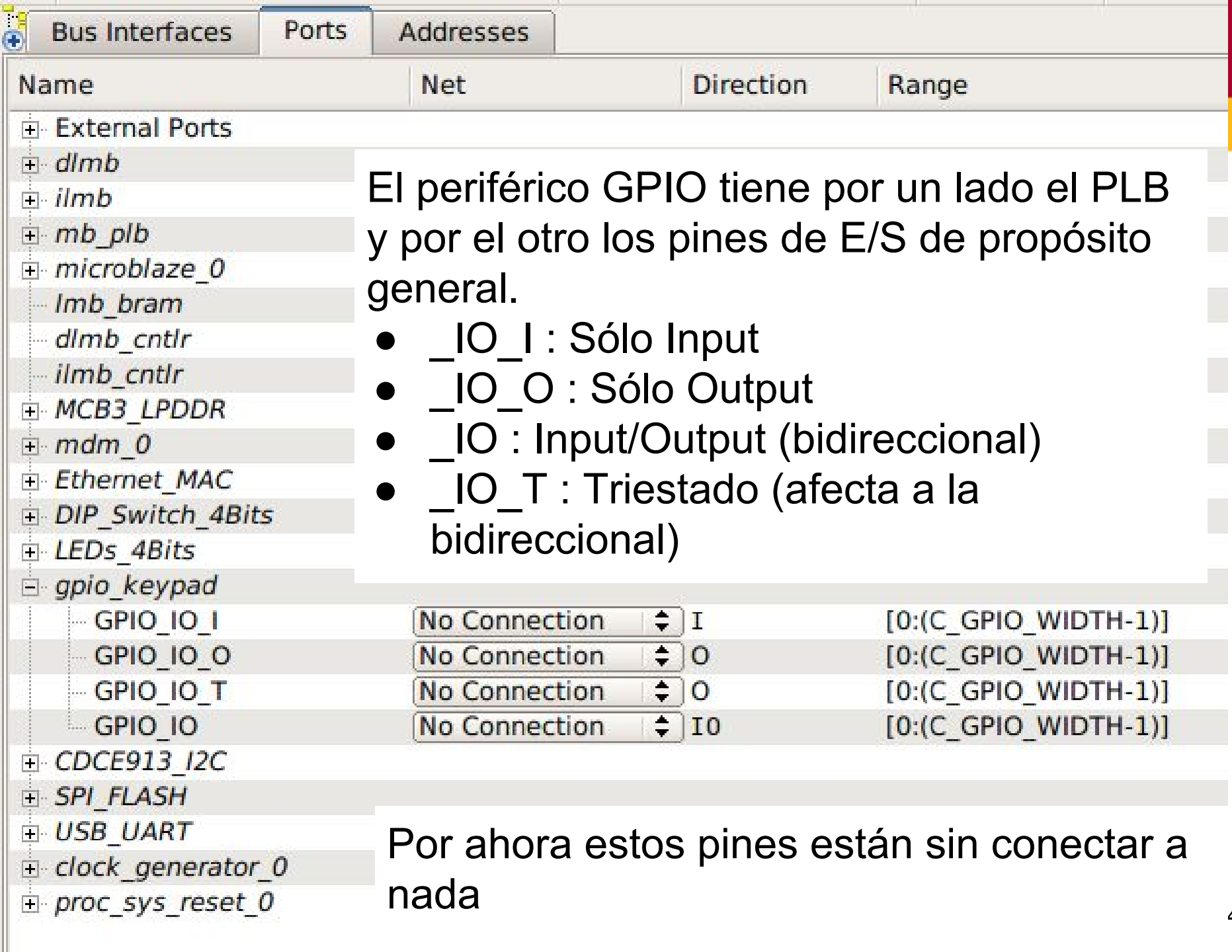


Configuramos:

- Anchura del GPIO
- Valor de salida / triestado por defecto
- Si el canal 1 es sólo entrada



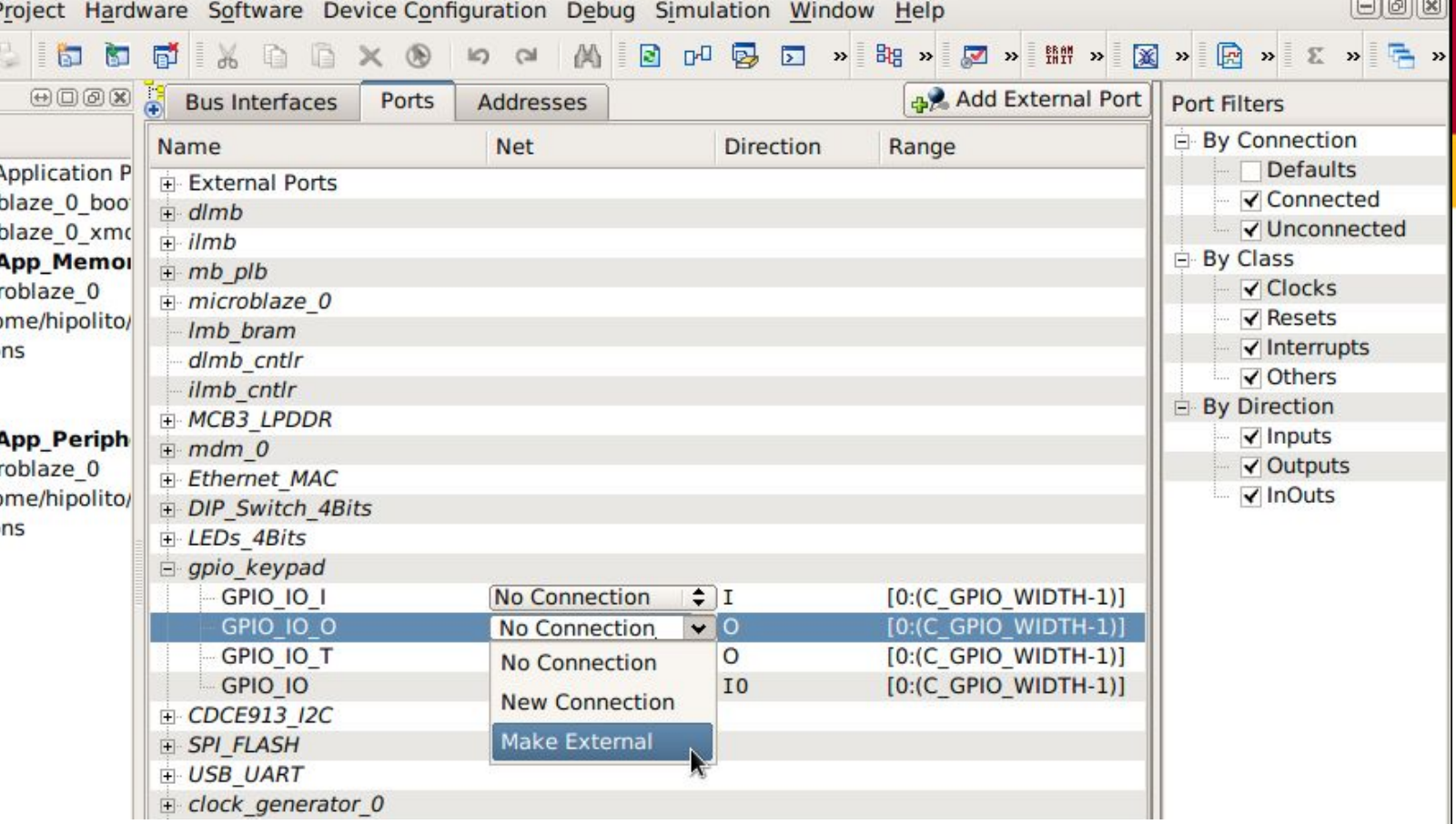
- Este menú está ‘grayed out’ si no hemos habilitado el Canal 2
- La configuración más sencilla si necesitamos entradas y salidas es usar un canal sólo para las entradas y otro sólo para las salidas



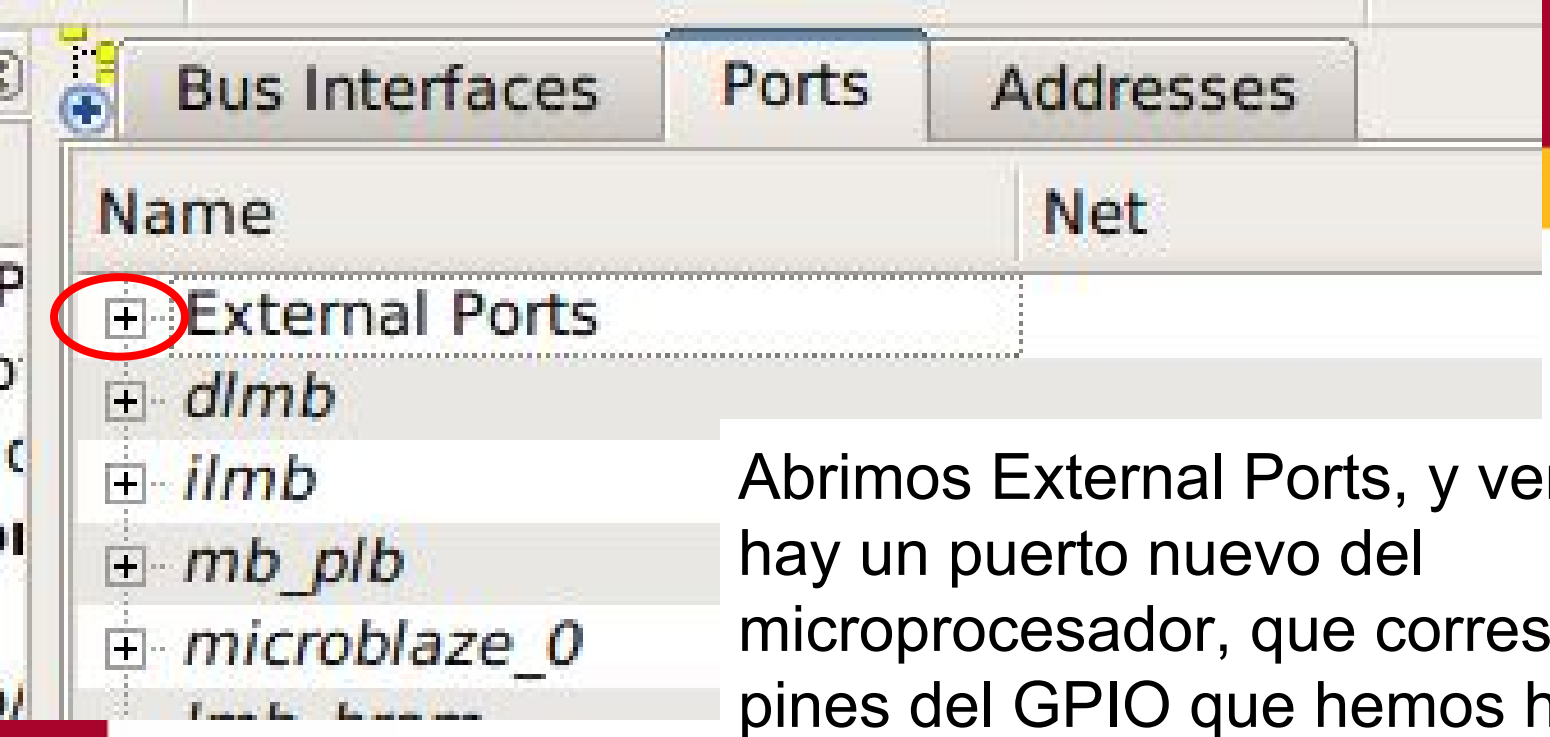
El periférico GPIO tiene por un lado el PLB y por el otro los pines de E/S de propósito general.

- _IO_I : Sólo Input
- _IO_O : Sólo Output
- _IO : Input/Output (bidireccional)
- _IO_T : Triestado (afecta a la bidireccional)

Por ahora estos pines están sin conectar a nada



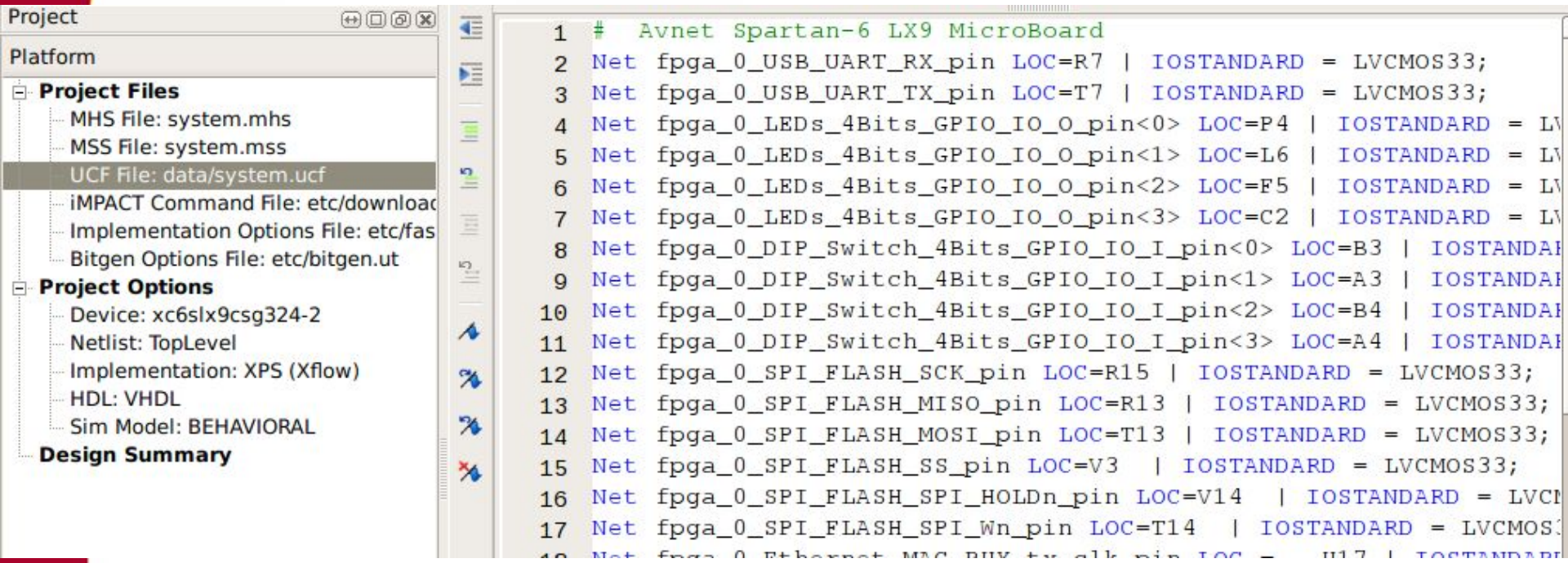
En la entrada o salida del GPIO que vayamos a utilizar seleccionamos “Make External” para que se convierta en un puerto externo del procesador



Abrimos External Ports, y veremos que hay un puerto nuevo del microprocesador, que corresponde a los pines del GPIO que hemos hecho externos

Como ahora tenemos más pines en nuestro diseño, ¡no podemos olvidar añadirlos al UCF!

IOSTANDARD se refiere a los niveles de tensión de la E/S



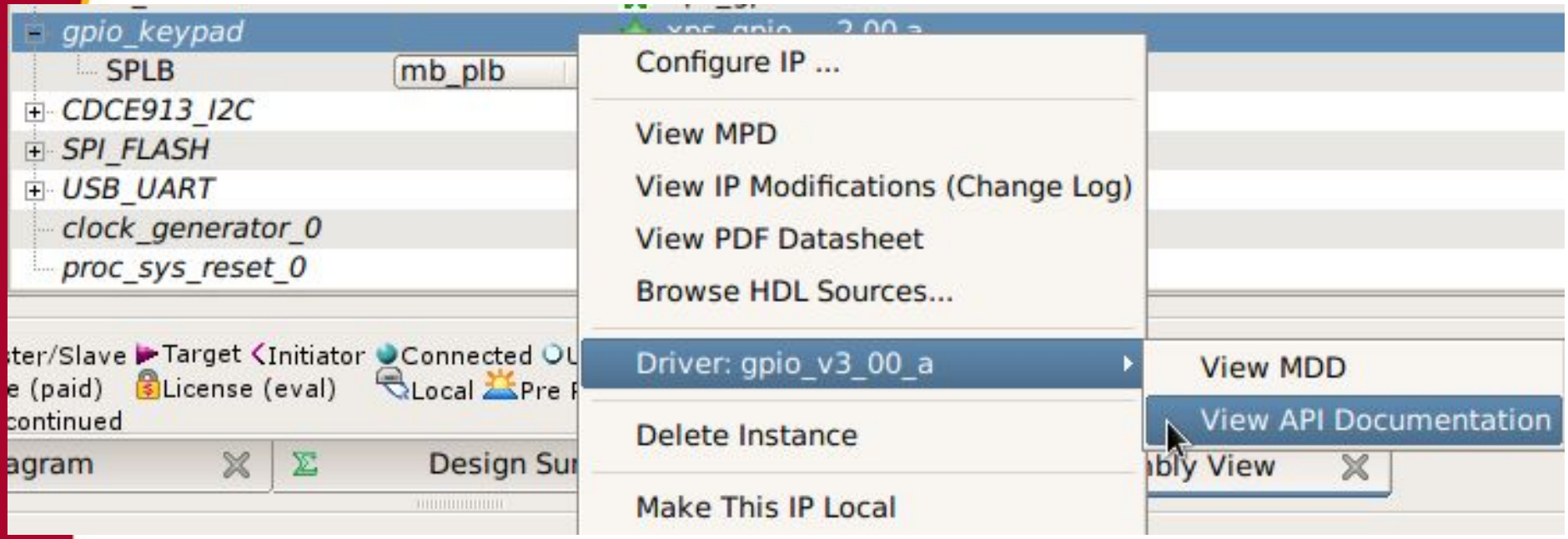
Manejo por software

Ya tenemos el hardware, ahora necesitamos conocer las funciones para manejarlo

Estudiad cómo se manejan los leds escribiendo en el gpio *LEDs_4bits* en el Proyecto *TestApp_Peripheral_microblaze_0* (especificamente, en el fichero `xgpio_tapp_example.c`)

Manejo por software

Podemos ver la API del Driver haciendo click derecho:



(si os fijáis, está hecha con un generador de documentación ;)